

(19)



(10) **LT 2012 111 A**

(12) **PARAIŠKOS APRAŠYMAS**

(21) Paraiškos numeris: **2012 111**

(51) Int. Cl. (2014.01): **H03K 12/00**
H03K 17/00
H03K 19/00

(22) Paraiškos padavimo data: **2012 12 12**

(41) Paraiškos paskelbimo data: **2014 06 25**

(62) Paraiškos, iš kurios dokumentas išskirtas, numeris: —

(86) Tarptautinės paraiškos numeris: —

(86) Tarptautinės paraiškos padavimo data: —

(85) Nacionalinio PCT lygio procedūros pradžios data: —

(30) Prioritetas: —

(71) Pareiškėjas:

Vilniaus Universitetas, Universiteto g. 3, LT-01513 Vilnius, LT
Česlovas PAVASARIS, Kryžiuokų sodų 8-oji g. 94, Vilnius, LT

(72) Išradėjas:

Česlovas PAVASARIS, LT

(74) Patentinis patikėtinis/atstovas:

—

(54) Pavadinimas:

Atminties elementas

(57) Referatas:

Pasiūlymas yra iš puslaidininkinės elektronikos srities, o būtent – skaitmeninės informacijos saugojimo ir apdorojimo įrenginiai, ir gali būti vartojamas elektroninėse automatikos sistemose, operatyvinės atminties įtaisuose skaitmeninės informacijos saugojimui bei apdorojimui, ir t. t. Pasiūlytame atminties elemente yra panaudoti tik puslaidininkiniai tetrodai, kurių dvejuose variantuose yra trys, o jų patobulintose dvejuose versijose – keturi, kas padidina atminties elemento funkcines galimybes įrašant ir nuskaitymą informaciją. Atminties elemento schemoje yra panaudotas dviejų galvaniškai išrištų „žemių“ principas, kas padidina atminties elemento atsparumą trukdžiams. Palyginus su analogu šie atminties elementai pasižymi didesne veikimo sparta, didesne įrašyto signalo verte, bei didesnėmis informacijos įrašymo bei nuskaitymo funkcinėmis galimybėmis, ir nereikalauja informacijos regeneracijos laike, juos naudojant operatyvinės atminties įrenginiuose.

ATMINTIES ELEMENTAS

Pasiūlymas yra iš puslaidininkinės elektronikos srities, o būtent – skaitmeninės informacijos saugojimo ir apdorojimo įrenginiai, ir gali būti vartojamas elektroninėse automatikos sistemose, operatyvinės atminties įtaisuose skaitmeninės informacijos saugojimui
5 bei apdorojimui, ir t. t.

Analogas yra sudarytas iš dviejų dvipolių tranzistorių, kurių kolektoriai – išėjimai per atitinkamus apkrovos rezistorius yra sujungti su maitinimo šaltinio vienu iš polių, kurio kitas polius yra sujungtas su tranzistorių emiteriais, o pirmojo ir antrojo tranzistorių bazės – įėjimai yra sujungtos su antrojo ir pirmojo tranzistoriaus kolektoriais, atitinkamai (Dailidėnas V., Lašas
10 A., Mickūnas N., Šurna R. Impulsinė technika.- „Mokslas“, 1976, 388 p. (122 p., 5.5 pav.)). Analogo trukumas yra tai, jog persijungiant atminties elementui – trigeriui, jo tranzistorių kolektorių įtampos beveik nesikeičia ir soties atveju yra santykiai mažos: $0,1 \div 0,3$ V. Kitas esminis analogo trukumas yra tai, jog stabili trigerio būsena yra pasiekama tik gyliai įsotinant atidarytoje būsenoje esantį tranzistorių, kas savo ruožtu mažina trigerio ir tuo pačiu atminties
15 elemento perjungimo spartą iš vienos stabilios būsenos į kitą stabilią būseną, nes dvipolio tranzistorius perjungimo laikas iš soties į aktyvią veiką reikalauja papildomo laiko, būtino nepusiausvyrinčių krūvininkų išsiurbimui iš bazės bei kolektoriaus sričių.

Analogo trūkumams pašalinti atminties elemente, sudarytame iš įtampos šaltinio ir apkrovos rezistoriaus, **papildomai** yra įjungti antras įtampos šaltinis ir trys puslaidininkiniai
20 tetrodai (Павасарис Ч. И. Исследование эффекта смыкания p-n переходов в полупроводниковой структуре тетродного типа.- Изв. вузов МВ и ССО СССР. Радиоэлектроника. Киев, 1986, т. 29, No 9, с. 33-38.) – pirmasis ÷ trečiasis, kurių pirmojo tetrodo kolektorius ir bazės pirmasis kontaktas – išvadas yra atitinkamai sujungti su pirmojo ir antrojo įtampos šaltinių vienu iš polių, kurių antrieji poliai yra sujungti su pirmąja ir antrąja
25 „žemėmis“ – nulinio potencialo pirmąja ir antrąja šinomis, atitinkamai, kurios yra galvaniskai atskirtos viena nuo kitos, pirmojo tetrodo emiteris ir bazės antrasis išvadas yra sujungti su antrojo tetrodo bazės pirmuoju išvadu ir kolektoriumi, atitinkamai, kurio bazės antrasis išvadas ir trečiojo tetrodo bazės antrasis išvadas yra sujungti su pirmąja ir antrąja „žemėmis“, atitinkamai, o antrojo tetrodo emiteris yra sujungtas su trečiojo tetrodo bazės pirmuoju išvadu, kurio
30 kolektorius yra sujungtas su informacijos apklausos įėjimu, o emiteris – su informacijos nuskaitymo išėjimu, kuris yra sujungtas su apkrovos rezistoriumi, prijungtu prie pirmosios „žemės“, o skaitmeninės informacijos įrašymo įėjimais yra sujungtas su pirmojo tetrodo emiteriu.

Kitame atminties elemento variante pirmojo ir antrojo tetrodų kolektoriai yra sujungti su
 35 pirmojo ir antrojo įtampos šaltinių vienu iš polių, atitinkamai, kurių antrieji poliai yra sujungti su
 antrąja ir pirmąja „žemėmis“, atitinkamai, pirmojo ir antrojo tetrodų emiteriai yra sujungti su
 antrojo ir pirmojo tetrodų bazių pirmaisiais išvadais, atitinkamai, pirmojo ir trečiojo tetrodų
 bazių antrieji išvadai yra sujungti su pirmąja ir antrąja „žemėmis“, atitinkamai, antrojo ir trečiojo
 tetrodų bazių antrasis ir pirmasis išvadai, atitinkamai, yra sujungti tarpusavyje, trečiojo tetrodo
 40 kolektorius yra sujungtas su informacijos apklausos įėjimu, o emiteris – su informacijos
 nuskaitymo išėjimu, kuris yra sujungtas su apkrovos rezistoriumi, prijungtu prie pirmosios
 „žemės“, o skaitmeninės informacijos įrašymo įėjimais yra sujungtas su pirmojo tetrodo bazės
 pirmuoju išvadu.

Dar kitame atminties elemento variante, skirtingai pirmajam variantui, tarp skaitmeninės
 45 informacijos įrašymo įėjimo ir pirmojo tetrodo emiterio yra įjungtas papildomas ketvirtasis
 tetrodas, kurio emiteris yra sujungtas su informacijos įrašymo įėjimu, o kolektorius – su pirmojo
 tetrodo emiteriu, bazės antrasis išvadas – su pirmąja „žeme“, o pirmasis išvadas – su atminties
 elemento informacijos įrašymo leidimo įėjimu.

Dar kitame atminties elemento variante, skirtingai antrajam variantui, tarp skaitmeninės
 50 informacijos įrašymo įėjimo ir pirmojo tetrodo bazės pirmojo išvado yra įjungtas papildomas
 ketvirtasis tetrodas, kurio emiteris yra sujungtas su informacijos įrašymo įėjimu, o kolektorius –
 su pirmojo tetrodo bazės pirmuoju išvadu, bazės antrasis išvadas – su pirmąja „žeme“, o pirmasis
 išvadas – su atminties elemento informacijos įrašymo leidimo įėjimu.

Principinės atminties elementų schemas yra parodytos **Fig. 1 ÷ Fig. 4**, kur skaičiais
 55 pažymėta: **1 ÷ 3** ir **24** pirmasis ÷ trečiasis ir ketvirtasis tetrodai, atitinkamai; **4** ir **5** – pirmasis ir
 antrasis įtampų šaltiniai, atitinkamai; **6** – apkrovos rezistorius; **7** ir **8** – pirmoji ir antroji „žemės“,
 atitinkamai; **9, 13, 17** ir **26** – pirmojo ÷ ketvirtojo tetrodų kolektoriai; **10, 14, 18** ir **25** – pirmojo
 ÷ ketvirtojo tetrodų emiteriai; **11, 15, 19** ir **27** – pirmojo ÷ ketvirtojo tetrodų bazių pirmųjų
 išvadų kontaktai, atitinkamai; **12, 16, 20,** ir **28** pirmojo ÷ ketvirtojo tetrodų bazių antrųjų išvadų
 60 kontaktai, atitinkamai; **21,** ir **22** – atminties elemente įrašytos skaitmeninės informacijos
 apklausos įėjimas ir nuskaitymo išėjimas, atitinkamai; **23** ir **29** – skaitmeninės informacijos
 įrašymo ir įrašymo leidimo įėjimai, atitinkamai.

Atminties elementas (Fig. 1) yra sudarytas iš trijų tetrodų **1 ÷ 3** – pirmasis **1 ÷ trečiasis 3**,
 kurių pirmojo tetrodo **1** kolektorius **9** ir bazės pirmasis kontaktas **11** – išvadas **11** yra atitinkamai
 65 sujungti su pirmojo **4** ir antrojo **5** įtampos šaltinių vienu iš polių, kurių antrieji poliai yra sujungti
 su pirmąja **7** ir antrąja **8** „žemėmis“, atitinkamai, kurios yra galvaniskai atskirtos viena nuo kitos,
 pirmojo tetrodo **1** emiteris **10** ir bazės antrasis išvadas **12** yra sujungti su antrojo tetrodo **2** bazės

pirmuoju išvadu 15 ir kolektoriui 13, atitinkamai, kurio bazės antrasis išvadas 16 ir trečiojo tetrodo 3 bazės antrasis išvadas 20 yra sujungti su pirmąja 7 ir antrąja 8 „žemėmis“, atitinkamai, o antrojo tetrodo 2 emiteris 14 yra sujungtas su trečiojo tetrodo 3 bazės pirmuoju išvadu 19, kurio kolektorius 17 yra sujungtas su informacijos apklausos įėjimu 21, o emiteris 18 – su informacijos nuskaitymo išėjimu 22, kuris yra sujungtas su apkrovos rezistoriumi 6, prijungtu prie pirmosios 7 „žemės“, o skaitmeninės informacijos įrašymo įėjimais 23 yra sujungtas su pirmojo tetrodo 1 emiteriu 10.

Kitame atminties elemento variante (Fig. 2) pirmojo 1 ir antrojo 2 tetrodų kolektoriai 9 ir 13, atitinkamai, yra sujungti su pirmojo 4 ir antrojo 5 įtampos šaltinių vienu iš polių, atitinkamai, kurių antrieji poliai yra sujungti su antrąja 8 ir pirmąja 7 „žemėmis“, atitinkamai, kurios yra galvaniskai atskirtos viena nuo kitos, pirmojo 1 ir antrojo 2 tetrodų emiteriai 10 ir 14, atitinkamai, yra sujungti su antrojo 2 ir pirmojo 1 tetrodų bazių pirmaisiais išvadais 15 ir 11, pirmojo 1 ir trečiojo 3 tetrodų bazių antrieji išvadai 12 ir 20 yra sujungti su pirmąja 7 ir antrąja 8 „žemėmis“, atitinkamai, antrojo 2 ir trečiojo 3 tetrodų bazių antrasis 16 ir pirmasis 19 išvadai, atitinkamai, yra sujungti tarpusavyje, trečiojo tetrodo 3 kolektorius 17 yra sujungtas su informacijos apklausos įėjimu 21, o emiteris 18 – su informacijos nuskaitymo išėjimu 22, kuris yra sujungtas su apkrovos rezistoriumi 6, prijungtu prie pirmosios 7 „žemės“, o skaitmeninės informacijos įrašymo įėjimais 23 yra sujungtas su pirmojo tetrodo 1 bazės pirmuoju išvadu 11.

Dar kitame atminties elemento variante (Fig. 3), skirtingai pirmajam variantui (Fig. 1), tarp skaitmeninės informacijos įrašymo įėjimo 23 ir pirmojo tetrodo 1 emiterio 10 yra įjungtas papildomas ketvirtasis tetrodas 24, kurio emiteris 25 yra sujungtas su informacijos įrašymo įėjimu 23, o kolektorius 26 – su pirmojo tetrodo 1 emiteriu 10, bazės antrasis išvadas 28 – su pirmąja 7 „žeme“, o pirmasis išvadas 27 – su atminties elemento informacijos įrašymo leidimo įėjimu 29.

Dar kitame atminties elemento variante (Fig. 4), skirtingai antrajam variantui (Fig. 2), tarp skaitmeninės informacijos įrašymo įėjimo 23 ir pirmojo tetrodo 1 bazės pirmojo išvado 11 yra įjungtas papildomas ketvirtasis tetrodas 24, kurio emiteris 25 yra sujungtas su informacijos įrašymo įėjimu 23, o kolektorius 26 – su pirmojo tetrodo 1 bazės pirmuoju išvadu 11, bazės antrasis išvadas 28 – su pirmąja 7 „žeme“, o pirmasis išvadas 27 – su atminties elemento informacijos įrašymo leidimo įėjimu 29.

Dar kituose atminties elemento variantuose, skirtingai Fig. 1 ÷ Fig. 2 parodytiems variantams, informacijos apklausos įėjimas 21 yra sujungtas su pirmojo 4 arba antrojo 5 įtampos šaltinio neįžemintu poliumi.

Atminties elementas (Fig. 1) veikia tokiu būdu. Įjungus įtampos šaltinius 4 ir 5, kurių įtampos $\pm \varepsilon_{1,2}$, atitinkamai, pvz. yra vienodos: $|\pm \varepsilon_1| = |\pm \varepsilon_2|$, ir tenkina būtiną sąlygą: $|\pm \varepsilon_{1,2}| > I_{BBs} \cdot (2 \cdot R_{BBs} + R_{KEs})$, kur: R_{BBs} – tetrodų 1 ÷ 3 bazių varžų R_{BB1+5} tarp atitinkamų jų išvadų vertė, kai $I_{BB1+5} \geq I_{BBs}$ – visų tetrodų bazių srovių I_{BB} vertė, kuriai esant tetrodai persijungia į „atidarytą“ būseną, kurioje jų varža R_{KE} tarp jų kolektorių ir emiterių yra santykinai maža: $R_{KE} = R_{KEs} \cong 1 \div 10 \Omega$ ir mažiau, visi tetrodai 1 ÷ 3 yra „išjungtoje“ – „uždarytoje“ būsenoje, kurioje jų varža $R_{KE} \cong 0,1 \div 1 M\Omega$ ir daugiau, ir todėl srovės I_{BB1+3} per atitinkamų tetrodų 1 ÷ 3 bazes neteka: $I_{BB1+3} \cong 0$. Esant šiai atminties elemento būsenai, jame yra įrašytas skaitmeninis informacijos bitas „0“, nes padavus į informacijos apklausos įėjimą 21 nuskaitymo signalą $|\pm U_{„1“}| > 0$, informacijos nuskaitymo išėjime 22 turime $U_{is} \cong 0$, nes tetrodas 3 yra „uždarytas“. Į atminties elementą informacinis bitas „1“ yra įrašomas padavus loginio vieneto „1“ signalą $\pm U_{„1“}$ į atminties elemento skaitmeninės informacijos įrašymo įėjimą 23, ir kai signalui $\pm U_{„1“}$ yra tenkinama būtina sąlyga: $|\pm U_{„1“}| > I_{BBs} \cdot R_{BBs}$, tetrodas 2 persijungia į „atidarytą“ būseną. Todėl antrojo įtampos šaltinio 5 sąlygojama srovė I_2 teka grandine: 11-12-13-14-19-20, ir, esant būtinai sąlygai: $I_2 \cong |\pm \varepsilon_2| / (2 \cdot R_{BBs} + R_{KEs}) > I_{BBs}$, tetrodas 3 taip pat „atsidaro“ ir ši atminties elemento „atidaryta“ būseną, kai visi tetrodai 1 ÷ 3 yra „atidaryti“, išlieka panaikinus poveikį $\pm U_{„1“}$ informacijos įrašymo įėjime 23, nes tetrodą 2 „atidarytoje“ būsenoje palaiko pirmojo įtampos šaltinio 4 sąlygojama srovė I_1 , tekanti grandine: 9-10-15-16, kai šiai srovei I_1 yra tenkinama būtina sąlyga: $I_1 \cong |\pm \varepsilon_1| / (R_{BBs} + R_{KEs}) > I_{BBs}$. Todėl šioje situacijoje tetrodas 3 išlieka „atidarytoje“ būsenoje, ir, padavus į informacijos apklausos įėjimą 21 nuskaitymo signalą $|\pm U_{„1“}| > 0$, informacijos nuskaitymo išėjime 22 turime $U_{is} \cong |\pm U_{„1“}| > 0$, kas atitinka atminties elemente įrašytą informacijos bitą „1“. Į atminties elementą informacinis bitas „0“ yra įrašomas padavus priešingo poliaringumo loginio vieneto „1“ signalą $\mp U_{„1“}$ į atminties elemento skaitmeninės informacijos įrašymo įėjimą 23, ir kai signalui $\mp U_{„1“}$ yra tenkinama būtina sąlyga: $|\mp U_{„1“}| \approx |\pm \varepsilon_1|$, tetrodas 2 persijungia į „uždarytą“ būseną, nes esant šiai sąlygai tetrodo 2 bazės srovė $I_{BB2} \approx 0$, o tuo pačiu „užsidaro“ ir tetrodai 1 ir 3, nes jų bazių srovės $I_{BB1,3} \approx 0$. Todėl šioje situacijoje tetrodas 3 išlieka „uždarytoje“ būsenoje ir nutraukus poveikį $\mp U_{„1“}$, ko pasekoje į atminties elemento informacijos apklausos įėjimą 21 padavus nuskaitymo signalą $|\pm U_{„1“}| > 0$, informacijos nuskaitymo išėjime 22 turime $U_{is} \cong 0$, kas atitinka atminties elemente įrašytą bitą „0“. Yra galimas ir kitas informacinio bito „0“ įrašymo būdas, kai informacijos įrašymo įėjimas 23 yra trumpam sujungiamas su pirmąja 7 „žeme“, nes šiuo atveju šaltinio 4 generuojamos srovės I_1 dalis ΔI atsišakoja į pirmąją 7 „žemę“, ir todėl tetrodo 2 baze tekanti srovė I_{BB2} sumažėja, ir esant sąlygai: $I_{BB2} \cong I_1 - \Delta I < I_{BBs}$, tetrodas 2 „užsidaro“, ko

135 pasėkoje „užsidaro“ tetrodai 1 ir 3, o tuo pačiu atminties elemente yra įrašomas informacinis bitas „0“.

Kitas atminties elemento variantas (Fig. 2) veikia tokiu būdu. Įjungus įtampos šaltinius 4 ir 5, kurių atitinkamos įtampos $\pm \varepsilon_{1,2}$, pvz. yra vienodos: $|\pm \varepsilon_1| = |\pm \varepsilon_2|$, ir tenkina būtiną sąlygą: $|\pm \varepsilon_{1,2}| > I_{BBs} \cdot (2 \cdot R_{BBs} + R_{KEs})$, visi tetrodai 1 ÷ 3 yra „uždarytoje“ būsenoje, nes jų bazių srovės $I_{BB1+3} \cong 0$. Esant šiai atminties elemento būsenai, jame yra įrašytas skaitmeninis informacijos bitas „0“, nes padavus į informacijos apklausos įėjimą 21 nuskaitymo signalą $|\pm U_{„1“}| > 0$, informacijos nuskaitymo išėjime 22 turime $U_{is} \cong 0$, nes tetrodas 3 yra „uždarytas“. Į atminties elementą informacinis bitas „1“ yra įrašomas padavus loginio vieneto „1“ signalą $\pm U_{„1“}$ į atminties elemento skaitmeninės informacijos įrašymo įėjimą 23, ir kai signalui $\pm U_{„1“}$ yra tenkinama būtiną sąlygą: $|\pm U_{„1“}| > I_{BBs} \cdot R_{BBs}$, tetrodas 1 persijungia į „atidarytą“ būseną. Todėl pirmojo įtampos šaltinio 4 sąlygojama srovė I_1 teka grandine: 9-10-15-16-19-20, ir esant būtinai sąlygai: $I_1 \cong |\pm \varepsilon_1| / (2 \cdot R_{BBs} + R_{KEs}) > I_{BBs}$, tetrodai 2 ir 3 taip pat „atsidaro“ ir ši atminties elemento „atidaryta“ būseną, kai visi tetrodai 1 ÷ 3 yra „atidaryti“, išlieka panaikinus poveikį $\pm U_{„1“}$ informacijos įrašymo įėjime 23, nes tetrodą 1 „atidarytoje“ būsenoje palaiko antrojo įtampos šaltinio 5 sąlygojama srovė I_2 , tekanti grandine: 13-14-11-12, esant būtinai sąlygai: $I_2 \cong |\pm \varepsilon_2| / (R_{BBs} + R_{KEs}) > I_{BBs}$. Todėl šioje situacijoje tetrodas 3 išlieka „atidarytoje“ būsenoje, ir į atminties elemento informacijos apklausos įėjimą 21 padavus nuskaitymo signalą $|\pm U_{„1“}| > 0$, informacijos nuskaitymo išėjime 22 turime $U_{is} \cong |\pm U_{„1“}| > 0$, kas atitinka atminties elemente įrašytą informacijos bitą „1“. Į atminties elementą informacinis bitas „0“ yra įrašomas, kai į atminties elemento skaitmeninės informacijos įrašymo įėjimą 23 yra paduodamas priešingo poliaringumo loginio vieneto „1“ signalas $\mp U_{„1“}$, tenkinantis sąlygą: $|\mp U_{„1“}| \approx |\pm \varepsilon_2|$, ko pasėkoje tetrodas 2 persijungia į „uždarytą“ būseną, nes esant šiai sąlygai tetrodo 1 bazės srovė $I_{BB1} \approx 0$, o tuo pačiu „užsidaro“ ir tetrodai 2 ir 3, nes jų bazių srovės $I_{BB2,3} \approx 0$. Todėl šioje situacijoje tetrodas 3 išlieka „uždarytoje“ būsenoje ir nutraukus poveikį $\mp U_{„1“}$, ko pasėkoje į informacijos apklausos įėjimą 21 padavus nuskaitymo signalą $|\pm U_{„1“}| > 0$, informacijos nuskaitymo išėjime 22 turime $U_{is} \cong 0$, kas atitinka atminties elemente įrašytą bitą „0“. Yra galimas ir kitas informacinio bito „0“ įrašymo būdas, kai informacijos įrašymo įėjimas 23 yra trumpam sujungiamas su pirmąja 7 „žeme“, nes šiuo atveju šaltinio 5 generuojamos srovės I_2 dalis ΔI atsišakoja į pirmąją 7 „žemę“, ir todėl tetrodo 1 baze tekanti srovė I_{BB1} sumažėja, ir esant sąlygai: $I_{BB1} \cong I_2 - \Delta I < I_{BBs}$, tetrodas 1 „užsidaro“, ko pasėkoje „užsidaro“ tetrodai 2 ir 3, o tuo pačiu atminties elemente yra įrašomas informacinis bitas „0“.

Dar kitas atminties elemento variantas (Fig. 3) veikia taip pat, kaip ir parodytas Fig. 1, su skirtumu, jog skaitmeninės informacijos bitas „0“ arba „1“, gali būti įrašytas tik kai papildomas – ketvirtasis tetrodas 24 yra „atidarytoje“ būsenoje. Ši būseną yra pasiekama į atminties elemento
 170 informacijos įrašymo leidimo įėjimą 29 padavus signalą $|\pm U_{11}| > 0$. Čia taip pat yra galimas ir kitas informacinio bito „0“ įrašymo būdas, kai informacijos įrašymo įėjimas 23 yra trumpam sujungiamas su pirmąja 7 „žeme“.

Dar kitas atminties elemento variantas (Fig. 4) veikia taip pat, kaip ir parodytas Fig. 2, su skirtumu, jog skaitmeninės informacijos bitas „0“ arba „1“, gali būti įrašytas tik kai papildomas –
 175 ketvirtasis tetrodas 24 yra „atidarytoje“ būsenoje. Ši būseną yra pasiekama į atminties elemento informacijos įrašymo leidimo įėjimą 29 padavus signalą $|\pm U_{11}| > 0$. Čia taip pat yra galimas ir kitas informacinio bito „0“ įrašymo būdas, kai informacijos įrašymo įėjimas 23 yra trumpam sujungiamas su pirmąja 7 „žeme“.

Visuose atminties elemento variantuose (Fig. 1 ÷ Fig. 4) informacijos apklausos signalas
 180 įėjime 21 gali būti pastovus, pvz. paduodamas iš pirmojo 4 arba antrojo 5 įtampos šaltinių: $\pm \varepsilon_{1,2}$, atitinkamai, ir tuo tikslu sujungus įėjimą 21 su atitinkamo šaltinio 4 arba 5 neįžemintu poliumi.

Palyginus su analogu šie atminties elementai pasižymi didesne veikimo sparta ir didesne įrašyto signalo verte, didesnėmis informacijos įrašymo bei nuskaitymo funkcinėmis galimybėmis,
 185 bei nereikalauja informacijos regeneracijos laike, juos naudojant operatyvinės atminties įrenginiuose.

IŠRADIMO APIBRĖŽTIS

1. Atminties elementas, sudarytas iš įtampos šaltinio ir apkrovos rezistoriaus, **b e s i s k i r i a n t i s** tuo, kad yra įjungti antras įtampos šaltinis ir trys puslaidininkiniai tetrodai – pirmasis ÷ trečiasis, kurių pirmojo tetrodo kolektorius ir bazės pirmasis kontaktas – išvadas yra atitinkamai sujungti su pirmojo ir antrojo įtampos šaltinių vienu iš polių, kurių antrieji poliai yra sujungti su pirmąja ir antrąja „žemėmis“ – nulinio potencialo pirmąja ir antrąja šinomis, atitinkamai, kurios yra galvaniskai atskirtos viena nuo kitos, pirmojo tetrodo emiteris ir bazės antrasis išvadas yra sujungti su antrojo tetrodo bazės pirmuoju išvadu ir kolektoriumi, atitinkamai, kurio bazės antrasis išvadas ir trečiojo tetrodo bazės antrasis išvadas yra sujungti su pirmąja ir antrąja „žemėmis“, atitinkamai, o antrojo tetrodo emiteris yra sujungtas su trečiojo tetrodo bazės pirmuoju išvadu, kurio kolektorius yra sujungtas su informacijos apklausos įėjimu, o emiteris – su informacijos nuskaitymo išėjimu, kuris yra sujungtas su apkrovos rezistoriumi, prijungtu prie pirmosios „žemės“, o skaitmeninės informacijos įrašymo įėjimais yra sujungtas su pirmojo tetrodo emiteriu.

2. Atminties elementas, sudarytas iš įtampos šaltinio ir apkrovos rezistoriaus, **b e s i s k i r i a n t i s** tuo, kad yra įjungti antras įtampos šaltinis ir trys puslaidininkiniai tetrodai – pirmasis ÷ trečiasis, pirmojo ir antrojo tetrodų kolektoriai yra sujungti su pirmojo ir antrojo įtampos šaltinių vienu iš polių, atitinkamai, kurių antrieji poliai yra sujungti su antrąja ir pirmąja „žemėmis“, atitinkamai, kurios yra galvaniskai atskirtos viena nuo kitos, pirmojo ir antrojo tetrodų emiteriai yra sujungti su antrojo ir pirmojo tetrodų bazių pirmaisiais išvadais, atitinkamai, pirmojo ir trečiojo tetrodų bazių antrieji išvadai yra sujungti su pirmąja ir antrąja „žemėmis“, atitinkamai, antrojo ir trečiojo tetrodų bazių antrasis ir pirmasis išvadai, atitinkamai, yra sujungti tarpusavyje, trečiojo tetrodo kolektorius yra sujungtas su informacijos apklausos įėjimu, o emiteris – su informacijos nuskaitymo išėjimu, kuris yra sujungtas su apkrovos rezistoriumi, prijungtu prie pirmosios „žemės“, o skaitmeninės informacijos įrašymo įėjimais yra sujungtas su pirmojo tetrodo bazės pirmuoju išvadu.

3. Atminties elementas pagal punktą 1, **b e s i s k i r i a n t i s** tuo, kad tarp skaitmeninės informacijos įrašymo įėjimo ir pirmojo tetrodo emiterio yra įjungtas papildomas ketvirtasis tetrodas, kurio emiteris yra sujungtas su informacijos įrašymo įėjimu, o kolektorius – su pirmojo tetrodo emiteriu, bazės antrasis išvadas – su pirmąja „žeme“, o pirmasis išvadas – su atminties elemento informacijos įrašymo leidimo įėjimu.

4. Atminties elementas pagal punktą 2, **b e s i s k i r i a n t i s** tuo, kad tarp skaitmeninės informacijos įrašymo įėjimo ir pirmojo tetrodo bazės pirmojo išvado yra įjungtas papildomas ketvirtasis tetrodas, kurio emiteris yra sujungtas su informacijos įrašymo įėjimu, o kolektorius –

su pirmojo tetrodo bazės pirmuoju išvadu, bazės antrasis išvadas – su pirmąja „žeme“, o pirmasis išvadas – su atminties elemento informacijos įrašymo leidimo įėjimu.

5. Atminties elementas pagal punktus 1 ÷ 4, **b e s i s k i r i a n t i s** tuo, kad informacijos apklausos įėjimas yra sujungtas su pirmojo arba antrojo įtampos šaltinio neįžemintu poliumi.

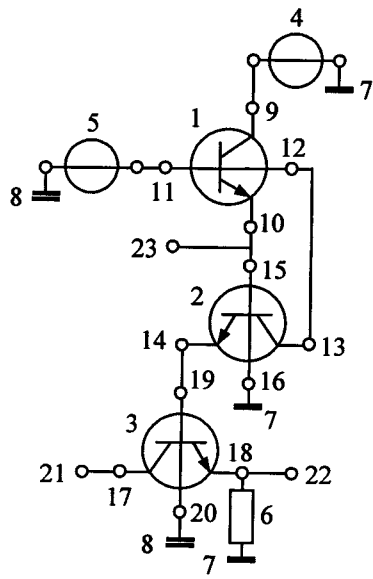


Fig. 1

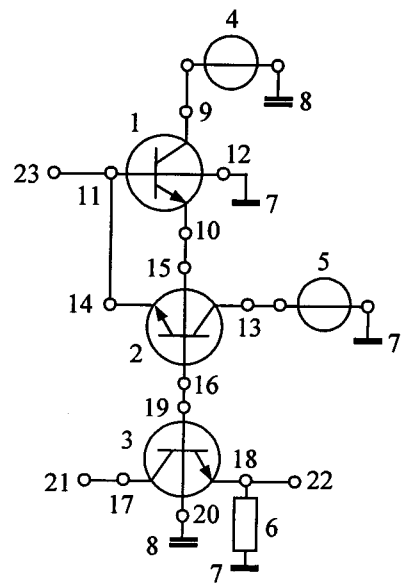


Fig. 2

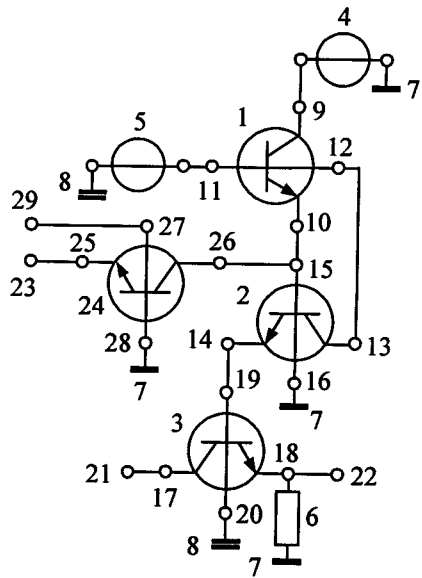


Fig. 3

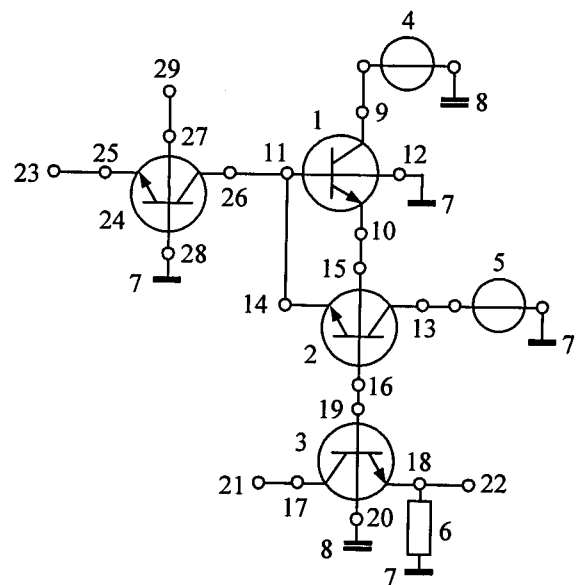


Fig. 4