

(10) **LT 6074 B**

(12) **PATENTO APRAŠYMAS**

- (11) Patento numeris: **6074** (51) Int. Cl. (2014.01): **H03K 3/00**
H03K 17/00
H03K 19/00
- (21) Paraiškos numeris: **2012 114**
- (22) Paraiškos padavimo data: **2012 12 12**
- (41) Paraiškos paskelbimo data: **2014 06 25**
- (45) Patento paskelbimo data: **2014 10 27**
- (62) Paraiškos, iš kurios dokumentas išskirtas, numeris: —
- (86) Tarptautinės paraiškos numeris: —
- (86) Tarptautinės paraiškos padavimo data: —
- (85) Nacionalinio PCT lygio procedūros pradžios data: —
- (30) Prioritetas: —
- (72) Išradėjas:
Česlovas PAVASARIS, LT
- (73) Patento savininkas:
Vilniaus Universitetas, Universiteto g. 3, LT-01513 Vilnius, LT
Česlovas PAVASARIS, Kryžiuokų sodų 8-oji g. 94, Vilnius, LT
- (74) Patentinis patikėtinis/atstovas:
Jurga PETNIŪNAITĖ, AAA Law, J.Jasinskio g. 16A, LT-03163 Vilnius, LT

(54) Pavadinimas:

Trigeris

(57) Referatas:

Pasiūlymas yra iš puslaidininkinės elektronikos srities, o būtent – trigeriai, ir gali būti vartojamas elektroninėse automatikos sistemose, atminties įtaisuose skaitmeninės informacijos saugojimui bei apdorojimui, registruose, skaitikliuose ir t. t. Pasiūlytame trigeryje kartu su dviem dvipoliais tranzistoriais yra naujai panaudoti du puslaidininkiniai tetrodai, kurių bazių pirmieji išvadai yra sujungti su atitinkamų tranzistorių kolektoriais, o tetrodų bazių antrieji išvadai yra sujungti su pirmąją „žeme“, kai tuo tarpu tranzistorių bazės per atitinkamus rezistorius yra sujungtos su antrąją „žeme“, kuri yra galvaniškai atskirta nuo pirmosios „žemės“. Kitame trigerio variante vietoje dvipolių tranzistorių yra atitinkamai įjungti atidarytojo kanalo lauko tranzistoriai. Palyginus su analogu šis trigeris pasižymi didesne veikimo sparta ir didesne įrašyto signalo verte, bei didesnėmis informacijos įrašymo funkcinėmis galimybėmis.

Pasiūlymas yra iš puslaidininkinės elektronikos srities, o būtent – trigeriai, ir gali būti vartojamas elektroninėse automatikos sistemose, atminties įtaisuose skaitmeninės informacijos saugojimui bei apdorojimui, registruose, skaitikliuose ir t. t.

Analogas yra sudarytas iš dviejų dvipolių tranzistorių, kurių kolektoriai – išėjimai per atitinkamus apkrovos rezistorius yra sujungti su maitinimo šaltinio vienu iš polių, kurio kitas polius yra sujungtas su tranzistorių emiteriais, o pirmojo ir antrojo tranzistorių bazės – įėjimai yra sujungtos su antrojo ir pirmojo tranzistoriaus kolektoriais, atitinkamai (Dailidėnas V., Lašas A., Mickūnas N., Šurna R. Impulsinė technika.- „Mokslas“, 1976, 388 p. (122 p., 5.5 pav.)). Analogo trukumas yra tai, jog persijungiant trigeriui, jo tranzistorių kolektorių įtampos beveik nesikeičia ir soties atveju yra santykiečiai mažos: 0,1–0,3 V. Kitas esminis analogo trukumas yra tai, jog stabili trigerio būseną yra pasiekama tik gyliai įsotinant atidarytoje būsenoje esantį tranzistorių, kas savo ruožtu mažina trigerio perjungimo spartą iš vienos stabilios būsenos į kitą stabilią būseną, nes dvipolio tranzistorius perjungimo laikas iš soties į aktyvią veiką reikalauja papildomo laiko, būtino nepusiausvyrinių krūvininkų išsiurbimui iš bazės bei kolektoriaus sričių.

Analogo trūkumams pašalinti trigeryje, sudarytame iš dviejų dvipolių tranzistorių, kurių bazės yra įėjimai, o kolektoriai – išėjimai, ir įtampos šaltinio, papildomai yra įjungti du puslaidininkiniai tetrodai – pirmasis ir antrasis, kurių bazių pirmieji išvadai yra sujungti su pirmojo ir antrojo tranzistorių atitinkamais kolektoriais, puslaidininkinių tetrodų bazių antrieji išvadai yra sujungti su pirmąją „žeme“ – nulinio potencialo pirmąja šina, dvipolių tranzistorių emiteriai yra sujungti su srovės šaltinio vienu iš polių, kurio kitas polius yra sujungtas su pirmąją „žeme“, pirmojo tetrodo emiteris yra sujungtas su antrojo tranzistoriaus baze, o antrojo tetrodo emiteris yra sujungtas su pirmojo tranzistoriaus baze, tranzistorių bazės per atitinkamus rezistorius yra sujungtos su antrąją „žeme“ – nulinio potencialo antrąja šina, kuri yra galvaniskai atskirta nuo pirmosios „žemės“, tetrodų kolektoriai yra sujungti su įtampos šaltinio vienu iš polių, kurio kitas polius yra sujungtas su antrąją „žeme“.

Kitame trigerio variante vietoje dvipolių tranzistorių yra atitinkamai įjungti atidarytojo kanalo lauko tranzistoriai, kurių užtūros atitinka bazes, ištakos – emiterius ir santakos – kolektorius.

Principinė elektrinė trigerio schema yra parodyta Fig. 1, čia skaičiais pažymėta: 1 ir 2 – atitinkamai pirmasis ir antrasis dvipoliai tranzistoriai; 3 ir 4 – atitinkamai pirmasis ir antrasis puslaidininkiniai tetrodai; 5 ir 6 – atitinkamai įtampos ir srovės šaltiniai; 7 ir 8 – rezistoriai; 9 ir 10, 11 ir 12, 13 ir 14 – atitinkamai pirmojo 1 ir antrojo 2 tranzistorių kolektorių, emiterių ir bazių kontaktai; 15 ir 16, 17 ir 18 – atitinkamai pirmojo 3 ir antrojo 4 tetrodų bazių pirmųjų ir antrųjų išvadų kontaktai; 19 ir 20, 21 ir 22 – atitinkamai pirmojo 3 ir antrojo 4 tetrodų kolektorių ir emiterių kontaktai; 23 ir 24 – atitinkamai pirmasis ir antrasis įėjimai; 25 ir 26 – atitinkamai pirmasis ir antrasis išėjimai; 27 ir 28 – atitinkamai pirmoji ir antroji „žemės“.

Trigeryje (Fig. 1) pirmojo 1 ir antrojo 2 dvipolių tranzistorių kolektoriai 9 ir 10 yra susijungti su pirmojo 3 ir antrojo 4 puslaidininkinių tetrodų bazių pirmaisiais išvadais – kontaktais 15 ir 16, atitinkamai, o puslaidininkinių tetrodų 3 ir 4 bazių antrieji išvadai 17 ir 18 yra sujungti su pirmąją „žeme“ 27. Dvipolių tranzistorių 1 ir 2 emiteriai 11 ir 12 yra sujungti su srovės šaltinio 6 vienu iš polių „–“, kurio kitas polius „+“ yra sujungtas su pirmąją „žeme“ 27. Pirmojo tetrodo 3 emiteris 21 yra sujungtas su antrojo tranzistoriaus 2 baze 14, o antrojo tetrodo 4 emiteris 22 yra sujungtas su pirmojo tranzistoriaus 1 baze 13. Tranzistorių 1 ir 2 bazės 13 ir 14 per atitinkamus rezistorius 7 ir 8 yra sujungtos su antrąją „žeme“ 28. Tetrodų 3 ir 4 kolektoriai 19 ir 20 yra sujungti su įtampos šaltinio 5 vienu iš polių „–“, kurio kitas polius „+“ yra sujungtas su antrąją „žeme“ 28, kuri yra galvaniskai atskirta nuo pirmosios „žemės“ 27.

Trigeris veikia tokiu būdu.

Įjungus įtampos 5 ir srovės 6 šaltinius, vienas iš tranzistorių, pvz. antrasis 2, atsitiktiniu būdu persijungia į „atidarytą“ būseną, kurioje varža $R_{KE 2}$ tarp jo kolektoriaus 10 ir emiterio 12 yra santykinai maža, apie 1–10 Ω ir mažiau. Todėl iš šaltinio 6 srovė I_0 teka per „atidarytą“ tranzistorių 2 ir tetrodo 4 bazę. Esant nustatytai sąlygai: $I_0 > I_{BB s}$ – tetrodų 3 ir 4 bazės srovės I_{BB} vertė, kuriai esant tetrodai 3 ir 4 persijungia į „atidarytą“ būseną, kurioje jų varža $R_{KE 3, 4}^*$ atitinkamai tarp jų kolektorių 19 ir 20, ir atitinkamai emiterių 21 ir 22, yra santykinai maža, apie 1–10 Ω ir mažiau, todėl tetrodas 4 persijungia į „atidarytą“ būseną ir įtampos šaltinio 5 įtampa \mathcal{E}_0 yra tiesiogiai per mažą varžą $R_{KE 4}^*$ prijungiama prie pirmojo tranzistoriaus 1 bazės 13. Todėl šis, pavyzdžiui, n-p-n tipo tranzistorius 1 yra patikimai „uždaromas“ atitinkamo poliaringumo – neigiama įtampa $-\mathcal{E}_0$, kurios vertė \mathcal{E}_0 yra parenkama iš sąlygos taip, kad, esant išoriniams trikdžiams, trigeris būtų stabilioje būsenoje, pavyzdžiui, Si

tranzistorių 1 ir 2 atveju: $\mathcal{E}_0 = 0,5-1$ V. „Uždarytoje“ būsenoje tranzistoriaus 1 varža $R_{KE\ 1}$ tarp jo kolektoriaus 9 ir emiterio 11 yra santykinai didelė, apie $0,1-1$ M Ω ir daugiau. Todėl šaltinio 6 srovė I_0 neteka per „uždarytą“ tranzistorių 1 ir tetrodo 3 bazę, todėl tetrodas 3 yra „uždarytoje“ būsenoje ir jo varža $R_{KE\ 3}^*$ yra santykinai didelė, apie $0,1-1$ M Ω ir daugiau. Šiuo atveju įtampos šaltinis 5 yra „atjungtas“ nuo antrojo tranzistoriaus 2 bazės 14, todėl šis tranzistorius 2 yra „atidarytoje“ būsenoje, kurią palaiko šaltinio 6 srovė I_0 , kurios vertė yra parenkama iš papildomos sąlygos taip, kad „atidarytas“ tranzistorius 2 arba 1 nebūtų įsotintas. Šioje būsenoje, kai tranzistorius 1 yra „uždarytas“, o tranzistorius 2 – „atidarytas“, atžvilgiu pirmosios „žemės“ 27 įtampa $U_{is\ 1}$ išėjime 25 yra artima nuliui: $|U_{is\ 1}| \cong 0$ V, o įtampa $U_{is\ 2}$ išėjime 26 yra santykinai didelė: $|U_{is\ 2}| \cong I_0 \cdot R_{BB}$, čia R_{BB} – tetrodų 3 ir 4 bazių varža atitinkamai tarp išvadų 15-17 ir 16-18. Ši trigerio būseną, atitinkanti, pavyzdžiui, informacinio bito „1“ įrašą, gali būti pakeičiama keliais būdais.

Pirmas būdas, kai trigerio įėjimai 23 ir 24 yra paveikiami diferencine įrašymo įtampa $\Delta U_{in} = U_{in\ 1} - U_{in\ 2}$, o būtent, kai $\Delta U_{in} > 0$, yra įrašomas informacinis bitas „0“, nes šiuo atveju tranzistorius 1 yra „atidaromas“, o tranzistorius 2 yra „uždaromas“, ir kai $\Delta U_{in} < 0$, yra įrašomas „1“, nes šiuo atveju tranzistorius 1 yra „uždaromas“, o tranzistorius 2 yra „atidaromas“.

Kitas informacijos įrašymo būdas yra realizuojamas padavus įrašymo signalą $\pm U_{in\ 1}$, kai $U_{in\ 2} = 0$, arba padavus įrašymo signalą $\pm U_{in\ 2}$, kai $U_{in\ 1} = 0$. Šiuo atveju padavus $+U_{in\ 1}$, arba $-U_{in\ 2}$, yra įrašomas „0“, o padavus $-U_{in\ 1}$, arba $+U_{in\ 2}$, yra įrašomas „1“.

Dar kitas informacijos įrašymo būdas yra realizuojamas „užtrumpinant“ atitinkamą įėjimą 23 arba 24 su pirmąja „žeme“ 27, o būtent, kai yra „užtrumpinamas“ pirmasis įėjimas 23, yra įrašomas „0“, nes šiuo atveju tranzistorius 1 yra „atidaromas“ didesne jo emiterio 11 srovės $I_{E\ 1}$ verte iš srovės šaltinio 6, o kai yra „užtrumpinamas“ antrasis įėjimas 24, yra įrašomas „1“, nes šiuo atveju tranzistorius 2 yra „atidaromas“ didesne jo emiterio 12 srovės $I_{E\ 2}$ verte iš srovės šaltinio 6. Įėjimų 23 ir 24 „užtrumpinimas“ gali būti realizuojamas, pavyzdžiui, tarp kontaktų 23 ir 27, bei tarp kontaktų 24 ir 27 įjungus papildomų dviejų dvipolių tranzistorių atitinkamai kolektorius ir emiterius, kurių varžos R_{KE} atlieka komutavimo funkciją – kai $R_{KE} \cong 1-10$ Ω ir mažiau, turime „užtrumpinimą“, o kai $R_{KE} \cong 0,1-1$ M Ω ir daugiau, turime

„nutrauktą“ grandinę.

Kitame trigerio variante vietoje dvipolių tranzistorių 1 ir 2 yra atitinkamai įjungti atidarytojo kanalo lauko tranzistoriai, kurių užtūros atitinka bazes 13 ir 14, ištakos – emiterius 11 ir 12, o santakos – kolektorius 9 ir 10. Šiuo atveju srovės šaltinio 6 generuojamos srovės I_0 vertė yra nustatoma iš sąlygos: $I_0 \cong 2 \cdot I_{BB\ S}$, o įtampos šaltinio 5 poliaringumas yra nustatomas užtvarine kryptimi lauko tranzistorių užtūroms ir įtampos vertė \mathcal{E}_0 yra parenkama iš sąlygos taip, kad, esant išoriniams trikdžiams, trigeris būtų stabilioje būsenoje, pavyzdžiui, Si sandūrinių tranzistorių atveju: $\mathcal{E}_0 = 1\text{--}2\text{ V}$, ir trigeris veikia taip pat.

Palyginus su analogu šis trigeris pasižymi didesne veikimo sparta ir didesne įrašyto signalo verte, bei didesnėmis informacijos įrašymo funkcinėmis galimybėmis.

IŠRADIMO APIBRĖŽTIS

1. Trigeris, sudarytas iš dviejų dvipolių tranzistorių, kurių bazės yra įėjimai, o kolektoriai – išėjimai, ir įtampos šaltinio, b e s i s k i r i a n t i s tuo, kad yra papildomai įjungti du puslaidininkiniai tetrodai – pirmasis ir antrasis, kurių bazių pirmieji išvadai yra sujungti su pirmojo ir antrojo tranzistorių atitinkamais kolektoriais, puslaidininkinių tetrodų bazių antrieji išvadai yra sujungti su pirmąją „žeme“ – nulinio potencialo pirmąja šina, dvipolių tranzistorių emiteriai yra sujungti su srovės šaltinio vienu iš polių, kurio kitas polius yra sujungtas su pirmąją „žeme“, pirmojo tetrodo emiteris yra sujungtas su antrojo tranzistoriaus baze, o antrojo tetrodo emiteris yra sujungtas su pirmojo tranzistoriaus baze, tranzistorių bazės per atitinkamus rezistorius yra sujungtos su antrąją „žeme“ – nulinio potencialo antrąja šina, kuri yra galvaniskai atskirta nuo pirmosios „žemės“, tetrodų kolektoriai yra sujungti su įtampos šaltinio vienu iš polių, kurio kitas polius yra sujungtas su antrąją „žeme“.

2. Trigeris pagal 1 punktą, b e s i s k i r i a n t i s tuo, kad vietoje dvipolių tranzistorių yra atitinkamai įjungti atidarytojo kanalo lauko tranzistoriai, kurių užtūros atitinka bazes, ištakos – emiterius, ir santakos – kolektorius.

LT 6074 B

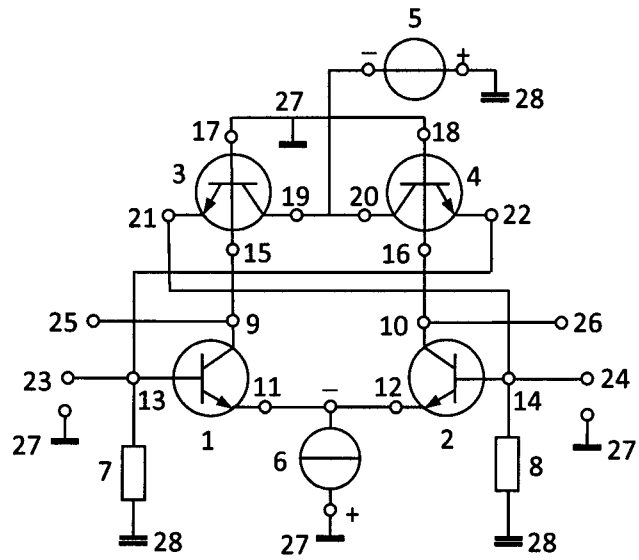


Fig. 1