

(19)



(10) **LT 2012 115 A**

(12) **PARAIŠKOS APRAŠYMAS**

(21) Paraiškos numeris: **2012 115**

(51) Int. Cl. (2014.01): **H03K 17/00**
H03K 19/00

(22) Paraiškos padavimo data: **2012 12 12**

(41) Paraiškos paskelbimo data: **2014 06 25**

(62) Paraiškos, iš kurios dokumentas išskirtas, numeris: —

(86) Tarptautinės paraiškos numeris: —

(86) Tarptautinės paraiškos padavimo data: —

(85) Nacionalinio PCT lygio procedūros pradžios data: —

(30) Prioritetas: —

(71) Pareiškėjas:

Vilniaus Universitetas, Universiteto g. 3, LT-01513 Vilnius, LT
Česlovas PAVASARIS, Kryžiuokų sodų 8-oji g. 94, Vilnius, LT

(72) Išradėjas:

Česlovas PAVASARIS, LT

(74) Patentinis patikėtinis/atstovas:

—

(54) Pavadinimas:

Analoginis skaitmenų keitiklis

(57) Referatas:

Pasiūlymas yra iš puslaidininkinės elektronikos srities, o būtent - automatikos bei signalų keitiklių technikos, ir gali būti vartojamas elektroninėse automatikos sistemose, skaitmeninio kodo signalų keitimui į kitą skaitmeninį kodą, skaičiavimo technikoje, o taip pat įvairiuose signalų apdorojimo įrenginiuose ir t. t. Pasiūlytame dvejetainiame Grėjaus kodo keitiklyje yra panaudoti puslaidininkiniai tetradai ir dviejų galvaniškai atskirtų „žemių“ - nulinio potencialo šynų schemotechninis principas. Palyginus su analogu šis dvejetainis Grėjaus kodo keitiklis pasižymi santykinai paprastesne schema ir didesne greitaveika.

ANALOGINIS SKAITMENŲ KEITIKLIS

Pasiūlymas yra iš puslaidininkinės elektronikos srities, o būtent – automatikos bei signalų keitiklių technikos, ir gali būti vartojamas elektroninėse automatikos sistemose, analoginių signalų keitimui į skaitmeninio kodo signalus, o taip pat įvairiuose signalų apdorojimo įrenginiuose ir t. t.

Analogas yra sudarytas iš n pagrindinių ir $(n - 1)$ papildomų puslaidininkinių tetrodų, apkrovos rezistoriaus, n srovės šaltinių, n dvipolių tranzistorių n-p-n laidumo ir n dvipolių tranzistorių p-n-p laidumo, dviejų maitinimo įtampos šaltinių, bei $(n - 1)$ srovę ribojančių rezistorių. Pagrindinių tetrodų kolektoriai yra sujungti su atitinkamų srovės šaltinių pirmaisiais poliais, kurių antrieji poliai yra sujungti su „žeme“ – nulinio potencialo šina, emiteriai yra sujungti su „žemintu“ apkrovos rezistoriumi – įrenginio pagrindiniu analoginiu išėjimu, bazių antrieji išvadai yra sujungti su dvipolių tranzistorių emiteriais, kurių bazės yra sujungtos su „žeme“, o n-p-n ir p-n-p tranzistorių kolektoriai yra sujungti su atitinkamo įtampos šaltinio atitinkamu poliumi „+“ ir „-“, kurių antrieji poliai yra sujungti su „žeme“. Pagrindinių tetrodų, išskyrus pirmojo, bazių pirmieji išvadai yra sujungti su atitinkamų $(n - 1)$ papildomų tetrodų bazių antraisiais išvadais, kurių bazių pirmieji išvadai yra sujungti su įrenginio n skilčių skaitmeniniais Grejaus kodo įėjimais, pradedant antrosios – jaunesniosios skilties įėjimu, o pirmojo pagrindinio tetrodo bazės pirmasis išvadas yra sujungtas su pirmosios – jauniausios skilties įėjimu. Papildomų tetrodų emiteriai per nuosekliai įjungtus srovę ribojančius rezistorius yra sujungti su atitinkamais įrenginio $(n - 1)$ skilčių įėjimais, pradedant pirmąja skiltimi, o kolektoriai yra sujungti su atitinkamo įtampos šaltinio poliumi (A. C., SU 1487779 A1, ОПИСАНИЕ ИЗОБРЕТЕНИЯ – 31.03.87 г.).

Analogo trukumas yra santykinai sudėtinga schema su gana daug radiotechninių elementų. Kitas esminis analogo trukumas yra tai, jog nėra galimybės kontroliuoti skaitmeninių signalų būsenos įrenginio įėjimuose. Taip pat nėra tiesioginės galimybės veikti su skaitmeniniu dvejetainiu kodu.

Analogo trūkumams pašalinti įrenginyje, sudarytame iš n pagrindinių puslaidininkinių tetrodų, kurių kolektoriai yra sujungti su atitinkamų n srovės šaltinių pirmaisiais poliais, kurių antrieji poliai yra sujungti su „žeme“ – nulinio potencialo šina, emiteriai yra sujungti su pagrindinio apkrovos rezistoriaus pirmuoju išvadu ir įrenginio pagrindiniu analoginiu išėjimu, o antrasis pagrindinio apkrovos rezistoriaus išvadas yra sujungtas su „žeme“, pirmojo tetrodo bazės pirmasis išvadas yra sujungtas su įrenginio n skilčių skaitmeninio dvejetainio kodo įėjimų pirmosios skilties įėjimu, o antrasis išvadas – su dvipolio tranzistoriaus emiteriu, kurio bazė yra sujungta su „žeme“, ir „žeminto“ maitinimo įtampos šaltinio, **papildomai** yra įjungtas antrasis apkrovos rezistorius, kurio vienas iš išvadų yra sujungtas su įtampos šaltinio „nežemintu“

poliumi, o kitas išvadas – su tranzistoriaus kolektoriumi ir įrenginio papildomu kontrolės išėjimu, pradedant antruoju ir visų kitų tetrodų bazių antrieji išvadai yra sujungti su tranzistoriaus emiteriu, o jų bazių pirmieji išvadai – su atitinkamais įrenginio įėjimų ($n - 1$) skilčių įėjimais, pradedant antrosios skilties įėjimu.

Kitame įrenginio variante, sudarytame iš n pagrindinių puslaidininkinių tetrodų, kurių kolektoriai yra sujungti su atitinkamų n srovės šaltinių pirmaisiais poliais, emiteriai yra sujungti su pagrindinio apkrovos rezistoriaus pirmuoju išvadu ir įrenginio pagrindiniu analoginiu išėjimu, pirmojo tetrodo bazės pirmasis išvadas yra sujungtas su įrenginio n skilčių skaitmeninio dvejetainio kodo įėjimų pirmosios skilties įėjimu, o antrasis išvadas – su dviejų n-p-n ir p-n-p laidumo dvipolių tranzistorių emiteriais, kurių bazės yra sujungtos su pirmąja „žeme“ – nulinio potencialo pirmąja šina, ir dviejų maitinimo įtampos šaltinių, kurių antrieji poliai yra sujungti su pirmąja „žeme“, **papildomai** yra įjungti trys papildomi apkrovos rezistoriai, kurių pirmojo ir antrojo papildomų apkrovos rezistorių pirmieji išvadai yra sujungti su atitinkamų įtampos šaltinių pirmaisiais poliais, o antrieji išvadai – su atitinkamų tranzistorių kolektoriais, tarp kurių yra įjungti trečiojo papildomo apkrovos rezistoriaus – potenciometro kraštiniai išvadai, kurio vidurinis – judančio kontakto išvadas yra sujungtas su įrenginio papildomu kontrolės išėjimu, pagrindinio apkrovos rezistoriaus antrasis išvadas ir visų n srovės šaltinių antrieji poliai yra sujungti su antrąja „žeme“ – nulinio potencialo antrąja šina, kuri yra galvaniskai atskirta nuo pirmosios „žemės“, pradedant antruoju ir visų kitų tetrodų bazių antrieji išvadai yra sujungti su dviejų tranzistorių emiteriais, o jų bazių pirmieji išvadai – su atitinkamais įrenginio įėjimų ($n - 1$) skilčių įėjimais, pradedant antrosios skilties įėjimu.

Dar kitame įrenginio variante, sudarytame iš n pagrindinių puslaidininkinių tetrodų, kurių kolektoriai yra sujungti su atitinkamų n srovės šaltinių pirmaisiais poliais, emiteriai yra sujungti su pagrindinio apkrovos rezistoriaus pirmuoju išvadu ir įrenginio pagrindiniu analoginiu išėjimu, pirmojo tetrodo bazės pirmasis išvadas yra sujungtas su įrenginio n skilčių skaitmeninio dvejetainio kodo įėjimų pirmosios skilties įėjimu, o antrasis išvadas – su pirmojo n-p-n arba p-n-p laidumo dvipolio tranzistoriaus emiteriu, kurio ir visų kitų ($n - 1$) tranzistorių bazės yra sujungtos su pirmąja „žeme“ – nulinio potencialo pirmąja šina, ir maitinimo įtampos šaltinio, kurio antrasis polius yra sujungtas su pirmąja „žeme“, **papildomai** yra įjungti n papildomi apkrovos rezistoriai, kurių pirmieji išvadai yra sujungti su įtampos šaltinio pirmuoju poliumi, o antrieji išvadai – su atitinkamų n tranzistorių kolektoriais ir įrenginio papildomais n kontrolės išėjimais, pradedant antruoju ir visų kitų tetrodų bazių antrieji išvadai yra sujungti su atitinkamų ($n - 1$) tranzistorių emiteriais, o jų bazių pirmieji išvadai – su atitinkamais įrenginio įėjimų ($n - 1$) skilčių įėjimais, pradedant antrosios skilties įėjimu.

Dar kitame įrenginio variante, sudarytame iš n pagrindinių puslaidininkinių tetrodų, kurių kolektoriai yra sujungti su atitinkamų n srovės šaltinių pirmaisiais poliais, emiteriai yra sujungti su pagrindinio apkrovos rezistoriaus pirmuoju išvadu ir įrenginio pagrindiniu analoginiu išėjimu, pirmojo tetrodo bazės pirmasis išvadas yra sujungtas su įrenginio n skilčių skaitmeninio dvejetainio kodo įėjimų pirmosios skilties įėjimu, o antrasis išvadas – su pirmosios poros n-p-n ir p-n-p laidumo dvipolių tranzistorių emiteriais, kurių ir visų kitų ($n - 1$) porų tranzistorių bazės yra sujungtos su pirmąja „žeme“ – nulinio potencialo pirmąja šina, ir dviejų maitinimo įtampos šaltinių, kurių antrieji poliai yra sujungti su pirmąja „žeme“, **papildomai** yra įjungti ($3 \cdot n$) papildomi apkrovos rezistoriai, kurių n pirmųjų ir n antrųjų papildomų apkrovos rezistorių pirmieji išvadai yra sujungti su atitinkamų įtampos šaltinių pirmaisiais poliais, o antrieji išvadai – su atitinkamų n porų tranzistorių kolektoriais, tarp kurių yra atitinkamai įjungti n trečiųjų papildomų apkrovos rezistorių – potenciometrų kraštiniai išvadai, kurių viduriniai – judančio kontakto išvadai yra sujungti su įrenginio atitinkamais papildomais n kontrolės išėjimais, pagrindinio apkrovos rezistoriaus antrasis išvadas ir visų n srovės šaltinių antrieji poliai yra sujungti su antrąja „žeme“ – nulinio potencialo antrąja šina, kuri yra galvaniskai atskirta nuo pirmosios „žemės“, pradedant antruoju ir visų kitų tetrodų bazių antrieji išvadai yra sujungti su atitinkamų ($n - 1$) porų tranzistorių emiteriais, o jų bazių pirmieji išvadai – su atitinkamais įrenginio įėjimų ($n - 1$) skilčių įėjimais, pradedant antrosios skilties įėjimu.

Dar kitame įrenginio variante, sudarytame iš ($n - 1$) papildomų ir n pagrindinių puslaidininkinių tetrodų, kurių kolektoriai yra sujungti su atitinkamų n srovės šaltinių pirmaisiais poliais, kurių antrieji poliai yra sujungti su pirmąja „žeme“ – nulinio potencialo pirmąja šina, emiteriai yra sujungti su pagrindinio apkrovos rezistoriaus pirmuoju išvadu ir įrenginio pagrindiniu analoginiu išėjimu, o apkrovos rezistoriaus antrasis išvadas – su pirmąja „žeme“, papildomų tetrodų kolektoriai yra sujungti su maitinimo įtampos šaltinio pirmuoju poliumi, **papildomai** yra įjungtas n -ais papildomas tetrodas, kurio kolektorius yra sujungtas su įtampos šaltinio pirmuoju poliumi, kurio antrasis polius yra sujungtas su antrąja „žeme“ – nulinio potencialo antrąja šina, kuri yra galvaniskai atskirta nuo pirmosios „žemės“, papildomų tetrodų emiteriai yra sujungti su atitinkamais pagrindinių tetrodų bazių pirmaisiais išvadais, kurių antrieji išvadai – su antrąja „žeme“, o papildomų tetrodų bazių antrieji išvadai – su pirmąja „žeme“, kurių bazių pirmieji išvadai – su atitinkamais įrenginio n skilčių skaitmeninio dvejetainio kodo įėjimais.

Dar kitame įrenginio variante, sudarytame iš n pagrindinių ir pirmosios grupės ($n - 1$) papildomų puslaidininkinių tetrodų, kurių bazių pirmieji išvadai yra sujungti su atitinkamų ($n - 1$) pagrindinių, pradedant antruoju, tetrodų bazių antraisiais išvadais, pirmojo pagrindinio tetrodo bazės pirmasis išvadas yra sujungtas su įrenginio n skilčių skaitmeninio Grėjaus kodo

įėjimų pirmosios skilties įėjimu, n srovės šaltinių, pagrindinio apkrovos rezistoriaus, kurio pirmasis išvadas yra sujungtas su įrenginio pagrindiniu analoginiu išėjimu, o antrasis išvadas – su pirmąja „žeme“ – nulinio potencialo pirmąja šina, maitinimo įtampos šaltinio, **papildomai** yra įjungtos antroji grupė $(n - 1)$ papildomų tetrodų ir trečioji grupė n papildomų tetrodų, kurių kolektoriai yra sujungti su atitinkamų n srovės šaltinių pirmaisiais poliais, kurių antrieji poliai yra sujungti su pirmąja „žeme“, emiteriai yra sujungti su apkrovos rezistoriaus pirmuoju išvadu, bazių antrieji išvadai yra sujungti su įtampos šaltinio pirmuoju poliumi, kurio antrasis polius yra sujungtas su antrąja „žeme“ – nulinio potencialo antrąja šina, kuri yra galvaniskai atskirta nuo pirmosios „žemės“, o bazių pirmieji išvadai yra sujungti su atitinkamų pagrindinių tetrodų kolektoriais, kurių emiteriai yra sujungti su antrąja „žeme“, bazių pirmieji išvadai – su atitinkamais įrenginio n skilčių įėjimais ir, išskyrus n -ąjį pagrindinį tetrodą, su atitinkamais antrosios grupės $(n - 1)$ papildomų tetrodų kolektoriais, kurių emiteriai yra sujungti su pirmąja „žeme“, bazių antrieji išvadai – su antrąja „žeme“, o bazių pirmieji išvadai – su pirmosios grupės papildomų tetrodų atitinkamais emiteriais, kurių kolektoriai yra sujungti su įtampos šaltinio pirmuoju poliumi, bazių antrieji išvadai ir pirmojo pagrindinio tetrodo bazės antrasis išvadas yra sujungti su pirmąja „žeme“.

Dar kituose įrenginių variantuose su dvejomis galvaniskai atskirtomis „žemėmis“ ir pagrindiniu apkrovos rezistoriumi, sujungtu su antrąja „žeme“, **papildomai** yra įjungtas operacinis stiprintuvas, kurio diferencialinio įėjimo išvadai yra sujungti su pagrindinio apkrovos rezistoriaus išvadais, o maitinimo šaltinis – vienas iš dviejų maitinimo įtampos šaltinių, arba yra įjungtas papildomas trečiasis įtampos šaltinis, kurio vienas iš polių yra sujungtas su pirmąja „žeme“, ir operacinio stiprintuvo išėjimas yra įrenginio analoginis papildomas išėjimas.

Principinės elektroninės analoginių skaitmenų keitiklių schemos yra parodytos **Fig. 1** + **Fig. 6**, kur skaičiais pažymėta: $1_1 \div 1_n$ – pagrindiniai puslaidininkiniai tetrodai; $2_1 \div 2_n$ – srovės šaltiniai; 3 – pagrindinis apkrovos rezistorius; 4, $4_1 \div 4_n$, $4_{(0)} \div 4_{(n-1)}$ – n -p- n dvipoliai tranzistoriai; 5 – pirmasis maitinimo įtampos šaltinis; 6, $6_1 \div 6_n$, $6_1 \div 6_3$, $(6_{1(0)} \div 6_{3(0)}) \div (6_{1(n-1)} \div 6_{3(n-1)})$ – papildomi apkrovos rezistoriai; 7 ir 7_1 – pagrindinis ir papildomas analoginiai išėjimai, atitinkamai; 8, $8_0, 1, 2, \dots (n - 1)$ – papildomi kontrolės išėjimai; $9_0, 1, 2, \dots (n - 1)$ – n skilčių skaitmeninio dvejetainio $\{d\}$ arba Grėjaus $\{g\}$ kodo įėjimų atitinkamų skilčių įėjimai; 9_0 – pirmosios – jaunosios skilties, ..., $9_{(n-1)}$ – n -osios – vyriausiosios skilties; 10 ir 11 – pirmoji ir antroji „žemės“, atitinkamai; 12, $12_{(0)} \div 12_{(n-1)}$ – p-n-p dvipoliai tranzistoriai; 13 – antrasis maitinimo įtampos šaltinis; 14 – operacinis stiprintuvas (OS); 15 – trečiasis maitinimo įtampos šaltinis; 16 – OS diferencialinio įėjimo gnybtai; $17_1 \div 17_{(n-1)}$, $18_1 \div 18_{(n-1)}$ ir $19_1 \div 19_n$ – pirmos + trečios grupių papildomi

puslaidininkiniai tetrodai; $n = 0, 1, 2, 3, \dots$ – radiotechninio elemento numerį, jų kiekį bei skaitmeninio skaičiaus skilties eilę ir įėjimo numerį nurodantis skaičius.

Analoginis skaitmenų keitiklis (Fig. 1) yra sudarytas iš n pagrindinių puslaidininkinių tetrodų $1_1 \div 1_n$, kurių kolektoriai yra sujungti su atitinkamų n srovės šaltinių $2_1 \div 2_n$ pirmaisiais poliais, kurių antrieji poliai yra sujungti su „žeme“ 10 – nulinio potencialo šina, emiteriai yra sujungti su pagrindinio apkrovos rezistoriaus 3 pirmuoju išvadu ir įrenginio pagrindiniu analoginiu išėjimu 7, o antrasis rezistoriaus 3 išvadas yra sujungtas su „žeme“ 10. Tetrodų $1_1 \div 1_n$ bazių antrieji išvadai yra sujungti su tranzistoriaus 4 emiteriu, o jų bazių pirmieji išvadai – su įrenginio n skilčių skaitmeninio dvejetainio kodo $\{d\}$ atitinkamais įėjimais: 1_1 – su $9_0, \dots, 1_n$ – su $9_{(n-1)}$. Tranzistoriaus 4 bazė yra sujungta su „žeme“ 10, o kolektorius – su antrojo apkrovos rezistoriaus 6 vienu iš išvadų ir įrenginio papildomu kontrolės išėjimu 8. Antrasis rezistoriaus 6 išvadas yra sujungtas su maitinimo įtampos šaltinio 5 „neįžemintu“ poliumi, kurio kitas polius yra sujungta su „žeme“ 10.

Kitas analoginis skaitmenų keitiklis (Fig. 2) yra sudarytas iš n pagrindinių puslaidininkinių tetrodų $1_1 \div 1_n$, kurių kolektoriai yra sujungti su atitinkamų n srovės šaltinių $2_1 \div 2_n$ pirmaisiais poliais, kurių antrieji poliai – su antrąją „žeme“ 11, emiteriai – su pagrindinio apkrovos rezistoriaus 3 pirmuoju išvadu ir įrenginio pagrindiniu analoginiu išėjimu 7, o rezistoriaus 3 antrasis išvadas – su antrąją „žeme“ 11. Tetrodų $1_1 \div 1_n$ bazių pirmieji išvadai yra sujungti su įrenginio n skilčių skaitmeninio dvejetainio kodo $\{d\}$ atitinkamais įėjimais: 1_1 – su $9_0, \dots, 1_n$ – su $9_{(n-1)}$, o jų bazių antrieji išvadai yra sujungti su dviejų tranzistorių 4 ir 12 emiteriais, kurių bazės yra sujungtos su pirmąja „žeme“ 10, tarp kurių kolektorių yra įjungti trečiojo papildomo apkrovos rezistoriaus 6_3 – potenciometro kraštiniai išvadai, kurio vidurinis – judančio kontakto išvadas yra sujungtas su įrenginio papildomu kontrolės išėjimu 8. Tranzistorių 4 ir 12 kolektoriai per atitinkamus pirmąjį ir antrąjį papildomus apkrovos rezistorius 6_1 ir 6_2 yra sujungti su atitinkamų įtampos šaltinių 5 ir 13 pirmaisiais poliais, kurių antrieji poliai yra sujungti su pirmąja „žeme“ 10.

Dar kitas analoginis skaitmenų keitiklis (Fig. 3) yra sudarytas iš n pagrindinių puslaidininkinių tetrodų $1_1 \div 1_n$, kurių kolektoriai yra sujungti su atitinkamų n srovės šaltinių $2_1 \div 2_n$ pirmaisiais poliais, kurių antrieji poliai – su antrąją „žeme“ 11, emiteriai yra sujungti su pagrindinio apkrovos rezistoriaus 3 pirmuoju išvadu ir įrenginio pagrindiniu analoginiu išėjimu 7, o rezistoriaus 3 antrasis išvadas – su antrąją „žeme“ 11. Tetrodų $1_1 \div 1_n$ bazių pirmieji išvadai yra sujungti su įrenginio n skilčių skaitmeninio dvejetainio kodo $\{d\}$ atitinkamais įėjimais: 1_1 – su $9_0, \dots, 1_n$ – su $9_{(n-1)}$, o jų bazių antrieji išvadai – su n-p-n arba p-n-p laidumo dvipolių tranzistorių $4_1 \div 4_n$ emiteriais, kurių bazės yra sujungtos su pirmąja „žeme“ 10, o kolektoriai –

su atitinkamų n papildomų apkrovos rezistorių $6_1 \div 6_n$ pirmaisiais išvadais ir atitinkamais įrenginio papildomais n kontrolės išėjimais $8_0, \dots, (n-1)$. Papildomų apkrovos rezistorių $6_1 \div 6_n$ antrieji išvadai yra sujungti su įtampos šaltinio 5 pirmuoju poliumi, kurio antrasis polius – su pirmąja „žeme“ 10.

Dar kitas analoginis skaitmenų keitiklis (Fig. 4) yra sudarytas iš n pagrindinių puslaidininkinių tetrodų $1_1 \div 1_n$, kurių kolektoriai yra sujungti su atitinkamų n srovės šaltinių $2_1 \div 2_n$ pirmaisiais poliais, kurių antrieji poliai – su antrąją „žeme“ 11, emiteriai – su pagrindinio apkrovos rezistoriaus 3 pirmuoju išvadu ir įrenginio pagrindiniu analoginiu išėjimu 7, o rezistoriaus 3 antrasis išvadas – su antrąją „žeme“ 11. Tetrodų $1_1 \div 1_n$ bazių pirmieji išvadai yra sujungti su įrenginio n skilčių skaitmeninio dvejetainio kodo $\{d\}$ atitinkamais įėjimais: 1_1 – su $9_0, \dots, 1_n$ – su $9_{(n-1)}$, o jų bazių antrieji išvadai – su atitinkamų $(n-1)$ porų tranzistorių $(4_{(0)}-12_{(0)}) \div (4_{(n-1)}-12_{(n-1)})$ emiteriais, kurių bazės – su pirmąja „žeme“ 10. Atitinkamuose $(n-1)$ porose tarp tranzistorių $(4_{(0)}-12_{(0)}) \div (4_{(n-1)}-12_{(n-1)})$ kolektorių yra įjungti trečiųjų papildomų atitinkamų apkrovos rezistorių $6_{3(0)} \div 6_{3(n-1)}$ – potenciometrų kraštiniai išvadai, kurių viduriniai – judančio kontakto išvadai yra sujungti su įrenginio atitinkamais papildomais kontrolės išėjimais $8_0 \div 8_{(n-1)}$. Tranzistorių $(4_{(0)}-12_{(0)}) \div (4_{(n-1)}-12_{(n-1)})$ kolektoriai, per atitinkamus pirmuosius ir antruosius papildomus apkrovos rezistorius $6_{1(0)}, \dots, 1_{(n-1)}$ ir $6_{2(0)}, \dots, 2_{(n-1)}$, yra sujungti su atitinkamų įtampos šaltinių 5 ir 13 pirmaisiais poliais, kurių antrieji poliai yra sujungti su pirmąja „žeme“ 10, kur atitinkamos tranzistorių $(4_{(0)}-12_{(0)}) \div (4_{(n-1)}-12_{(n-1)})$ poros su atitinkamais rezistoriais $6_{3(0)} \div 6_{3(n-1)}$ sudaro kontrolės išėjimų $8_0, \dots, (n-1)$ n blokus $B_0 \div B_{(n-1)}$.

Dar kitas analoginis skaitmenų keitiklis (Fig. 5) yra sudarytas iš n pagrindinių puslaidininkinių tetrodų $1_1 \div 1_n$, kurių kolektoriai yra sujungti su atitinkamų n srovės šaltinių $2_1 \div 2_n$ pirmaisiais poliais, kurių antrieji poliai – su pirmąją „žeme“ 10, emiteriai – su pagrindinio apkrovos rezistoriaus 3 pirmuoju išvadu ir įrenginio pagrindiniu analoginiu išėjimu 7, o rezistoriaus 3 antrasis išvadas – su pirmąją „žeme“ 10. Tetrodų $1_1 \div 1_n$ bazių antrieji išvadai yra sujungti su antrąja „žeme“ 11, o jų bazių pirmieji išvadai – su papildomų tetrodų $17_1 \div 17_n$ emiteriais, kurių bazių antrieji išvadai – su pirmąja „žeme“ 10, bazių pirmieji išvadai – su atitinkamais įrenginio n skilčių skaitmeninio dvejetainio kodo $\{d\}$ įėjimais: 17_1 – su $9_0, \dots, 17_n$ – su $9_{(n-1)}$, o kolektoriai – su maitinimo įtampos šaltinio 5 pirmuoju poliumi, kurio antrasis polius – su antrąja „žeme“ 11.

Dar kitas analoginis skaitmenų keitiklis (Fig. 6) yra sudarytas iš n pagrindinių puslaidininkinių tetrodų $1_1 \div 1_n$, pirmosios grupės $(n-1)$ papildomų tetrodų $17_1 \div 17_{(n-1)}$, antrosios grupės $(n-1)$ papildomų tetrodų $18_1 \div 18_{(n-1)}$ ir trečiosios grupės n papildomų

tetrodų $19_1 \div 19_n$. Pirmosios grupės papildomų tetrodų $17_1 \div 17_{(n-1)}$ bazių pirmieji išvadai yra sujungti su atitinkamų $(n-1)$ pagrindinių, pradedant antruoju 1_2 , tetrodų $1_2 \div 1_n$ bazių antraisiais išvadais, o papildomų tetrodų $17_1 \div 17_{(n-1)}$ bazių antrieji išvadai yra sujungti su pirmąja „žeme“ 10, kurių kolektoriai – su maitinimo įtampos šaltinio 5 pirmuoju poliumi, kurio antrasis polius – su antrąja „žeme“ 11. Pagrindinių tetrodų $1_1 \div 1_n$ bazių pirmieji išvadai yra sujungti su atitinkamais įrenginio n skilčių skaitmeninio Grėjaus kodo $\{g\}$ įėjimais: 1_1 – su 9_0 , ..., 1_n – su $9_{(n-1)}$, emiteriai – su antrąja „žeme“ 11, o kolektoriai – su atitinkamų trečiosios grupės papildomų tetrodų $19_1 \div 19_n$ bazių pirmaisiais išvadais, kurių bazių antrieji išvadai – su įtampos šaltinio 5 pirmuoju poliumi, kolektoriai – su atitinkamų srovės šaltinių $2_1 \div 2_n$ pirmaisiais poliais, kurių antrieji poliai – su pirmąją „žeme“ 10, o emiteriai – su pagrindinio apkrovos rezistoriaus 3 pirmuoju išvadu ir įrenginio pagrindiniu analoginiu išėjimu 7, o rezistoriaus 3 antrasis išvadas – su pirmąją „žeme“ 10. Antrosios grupės papildomų tetrodų $18_1 \div 18_{(n-1)}$ kolektoriai yra sujungti su atitinkamais įrenginio n skilčių skaitmeninio Grėjaus kodo $\{g\}$ įėjimais: 18_1 – su 9_0 , ..., 18_n – su 9_n , emiteriai – su pirmąją „žeme“ 10, bazių antrieji išvadai – su antrąja „žeme“, o bazių pirmieji išvadai – su pirmosios grupės papildomų tetrodų $17_1 \div 17_{(n-1)}$ atitinkamais emiteriais.

Dar kiti analoginiai skaitmenų keitikliai (Fig. 2 ÷ Fig. 4), kurie yra sudaryti su dvejomis galvaniškai atskirtomis „žemėmis“ 10 ir 11, bei su antrąja „žeme“ sujungtu pagrindiniu apkrovos rezistoriumi 3, prie šio rezistoriaus 3 išvadų yra prijungti operacinio stiprintuvo (OS)-14 diferencialinio įėjimo išvadai 16, o OS-14 maitinimo šaltinis – vienas iš dviejų maitinimo įtampos šaltinių 5 arba 13, arba yra įjungtas papildomas trečiasis įtampos šaltinis 15, kurio vienas iš polių yra sujungtas su pirmąja „žeme“, ir operacinio stiprintuvo OS-14 išėjimas yra įrenginio analoginis papildomas išėjimas 7₁.

Analoginis skaitmenų keitiklis (Fig. 1) veikia tokiu būdu. Įjungus srovės šaltinius $2_1, \dots, n$ ir įtampos šaltinį 5, visi tetrodai $1_1, \dots, n$ ir tranzistorius 4 yra „uždaryti“ – schema energijos nevartoja, nes varža R_{KE} tarp jų kolektorių ir emiterių yra santykinai didelė, apie $0,1 \div 1 \text{ M}\Omega$ ir daugiau. Į bet kurį įrenginio n skilčių skaitmeninio dvejetainio kodo $\{d\}$ įėjimą $9_0, \dots, (n-1)$ padavus loginio vieneto „1“ signalą $\pm U_{„1“}$, kurio poliaringumas yra parenkamas tetrodų $1_1, \dots, n$ emiterinėms p-n sandūroms užtvartine kryptimi, o tranzistoriui 4 – tiesiogine kryptimi, ir kai signalui $\pm U_{„1“}$ yra tenkinama būtina sąlyga: $|\pm U_{„1“}| > I_{BBs} \cdot R_{BBs}$, kur: R_{BBs} – tetrodų $1_1, \dots, n$ bazių varžos R_{BB} tarp atitinkamų jų išvadų vertė, kai $I_{BB} \geq I_{BBs}$, tai esant šiai sąlygai, atitinkamas tetrodas 1_i , ar jų grupė $\{1_{i,j}\}$, persijungia į „atidarytą“ būseną, kurioje jų varža R_{KE} yra santykinai maža, apie $1 \div 10 \Omega$ ir mažiau. Todėl per „atidarytus“ tetrodus 1_i ir apkrovos rezistorių 3 pradeda tekėti atitinkamų srovės šaltinių 2_i generuojamos srovės I_i , ko

pasėkoje įrenginio analoginiame išėjime 7 turime analoginį įtampos signalą $U_{is} = R_3 \cdot \sum I_i$, kur: R_3 – apkrovos rezistoriaus 3 varža. Srovės šaltinių $2_1, \dots, n$ generuojamų srovių vertės $I_1, \dots, n$, atitinkamai, yra nustatomos taip: $I_1 = I_0, I_2 = 2 \cdot I_0, I_3 = 4 \cdot I_0, \dots, I_n = 2^{(n-1)} \cdot I_0$, kur: I_0 – laisvai parenkama srovės pokyčio vertė; $n = 1, 2, 3, \dots$. Kai įrenginio įėjimuose $9_0, \dots, (n-1)$ nėra loginio vieneto „1“ poveikio signalų, tranzistorius 4 yra „uždarytoje“ būsenoje ir įrenginio papildomame kontrolės išėjime 8 turime signalą $U_{is}^* = \pm \varepsilon$ – maitinimo įtampos šaltinio 5 *evj* vertė. Kai turime nors vieną poveikį $\pm U_{„1“}$, tranzistorius 4 „prasidaro“ ir įtampa $|U_{is}^*| < |\pm \varepsilon|$ – kas rodo poveikį ir loginių vienetų „1“ skaičių.

Analoginio skaitmenų keitiklio (Fig. 2) veikia yra analogiška Fig. 1 parodyto įrenginio veikai ir skiriasi galimybe veikti su skirtingo poliarumo poveikio signalais $\pm U_{„1“}$, nes tetrodų $1_1, \dots, n$ emiterinės p-n sandūros nėra tiesiogiai veikiamos poveikio signalais $\pm U_{„1“}$ dėl sudarytų dviejų galvaniškai atskirtų „žemių“ 10 ir 11. Kitas išskirtinis požymis yra tai, jog papildomame kontrolės išėjime 8 turime signalą $\pm U_{is}^*$, kurio poliaringumas sutampa su poveikio signalų $\pm U_{„1“}$ poliaringumu.

Analoginio skaitmenų keitiklio (Fig. 3) veikia yra analogiška Fig. 1 parodyto įrenginio veikai ir skiriasi galimybe veikti su skirtingo poliarumo poveikio signalais $\pm U_{„1“}$, nes tetrodų $1_1, \dots, n$ emiterinės p-n sandūros nėra tiesiogiai veikiamos poveikio signalais $\pm U_{„1“}$ dėl sudarytų dviejų galvaniškai atskirtų „žemių“ 10 ir 11. Kitas išskirtinis požymis yra tai, jog papildomuose kontrolės išėjimuose $8_0 \div 8_{(n-1)}$ turime signalus $\pm U_{is}^* [0, + (n-1)]$, kurių kodinė seka $\{d^*\}$ atitinka įėjimuose $9_0, \dots, (n-1)$ veikiančio n skilčių skaitmeninio dvejetainio kodo $\{d\}$ seką.

Analoginio skaitmenų keitiklio (Fig. 4) veikia yra analogiška Fig. 2 parodyto įrenginio veikai ir skiriasi galimybe papildomuose kontrolės išėjimuose $8_0 \div 8_{(n-1)}$ turėti signalus $\pm U_{is}^* [0, + (n-1)]$, kurių kodinė seka $\{d^*\}$ atitinka įėjimuose $9_0, \dots, (n-1)$ veikiančio n skilčių skaitmeninio dvejetainio kodo $\{d\}$ seką.

Analoginis skaitmenų keitiklis (Fig. 5) veikia tokiu būdu. Įjungus srovės šaltinius $2_1, \dots, n$ ir įtampos šaltinį 5, visi tetrodai $1_1, \dots, n$ ir $17_1, \dots, n$ yra „uždaryti“ – schema energijos nevartoja. Į bet kurį įrenginio n skilčių skaitmeninio dvejetainio kodo $\{d\}$ įėjimą $9_0, \dots, (n-1)$ padavus loginio vieneto „1“ signalą $\pm U_{„1“}$, kurio poliaringumas gali būti $\pm$, atitinkamas tetrodas 17_i , ar jų grupė $\{17_{i,j}\}$, persijungia į „atidarytą“ būseną, ko pasėkoje šaltinio 5 įtampos $\pm \varepsilon$ poveikyje per atitinkamų tetrodų 1_i , ar jų grupių $\{1_{i,j}\}$, bazes pradeda tekėti srovė $I_{BB\ 1(i,j)}$. Kai šaltinio 5 *evj* tenkina būtiną sąlygą: $|\pm \varepsilon| > I_{BB\ s} \cdot (R_{BB\ s} + R_{KE\ s})$, kur: $R_{KE\ s}$ – tetrodų $17_1, \dots, n$ kolektoriaus-emiterio varžos R_{KE} vertė „atidarytoje“ būsenoje, tai esant šiai sąlygai, atitinkamas tetrodas 1_i , ar jų grupė $\{1_{i,j}\}$, persijungia į „atidarytą“ būseną, ir per „atidarytus“ tetrodus $1_{i,j}$ bei apkrovos rezistorių 3 pradeda tekėti atitinkamų srovės šaltinių $2_{i,j}$

generuojamos srovės $I_{i,j}$, ko pasėkoje įrenginio analoginiame išėjime 7 turime analoginį įtampos signalą $U_{is} = R_3 \cdot \sum I_{i,j}$.

Analoginis skaitmenų keitiklis (Fig. 6) veikia tokiu būdu. Įjungus srovės šaltinius $2_1, \dots, n$ ir įtampos šaltinį 5, visi tetrodai $1_1, \dots, n$, $17_1, \dots, (n-1)$, $18_1, \dots, (n-1)$ ir $19_1, \dots, n$ yra „uždaryti“ – schema energijos nevartoja. Į bet kurį įrenginio n skilčių skaitmeninio Grėjaus kodo $\{g\}$ įėjimą $9_0, \dots, (n-1)$ padavus loginio vieneto „1“ signalą $\pm U_{„1“}$, kurio poliaringumas gali būti $\pm$, atitinkamas tetrodas 1_i , ar jų grupė $\{1_{i,j}\}$, bei $17_{(i-1)}$, ar jų grupė $\{17_{(i-1), (j-1)}\}$, persijungia į „atidarytą“ būseną, ko pasėkoje šaltinio 5 įtampos $\pm \varepsilon$ poveikyje per atitinkamų tetrodų 19_i , ar jų grupių $\{19_{i,j}\}$, bazes pradeda tekėti srovė $I_{BB\ 19(i,j)}$. Kai šaltinio 5 *evj* tenkina būtiną sąlygą: $|\pm \varepsilon| > I_{BB\ s} \cdot (R_{BB\ s} + R_{KE\ s})$, kur: $R_{KE\ s}$ – tetrodų $1_1, \dots, n$ kolektoriaus-emiterio varžos R_{KE} vertė „atidarytoje“ būsenoje, tai esant šiai sąlygai, atitinkamas tetrodas 19_i , ar jų grupė $\{19_{i,j}\}$, persijungia į „atidarytą“ būseną, ir per „atidarytus“ tetrodus $19_{i,j}$ bei apkrovos rezistorių 3 pradeda tekėti atitinkamų srovės šaltinių $2_{i,j}$ generuojamos srovės $I_{i,j}$, ko pasėkoje įrenginio analoginiame išėjime 7 turime analoginį įtampos signalą $U_{is}^* = R_3 \cdot \sum I_{i,j}$, kurio vertė neatitinka Grėjaus kodui būtiną vertę. Būtinasis atitikimas yra gaunamas automatiškai dėl „atidarytoje“ būsenoje esančių tetrodų $17_{(i-1)}$, ar jų grupės $\{17_{(i-1), (j-1)}\}$, veikos, nes šaltinio 5 įtampos $\pm \varepsilon$ poveikyje per juos ir per atitinkamų tetrodų 18_i , ar jų grupių $\{18_{i,j}\}$, bazes pradeda tekėti srovės $I_{BB\ 18(i,j)}$. Kai maitinimo įtampos šaltinio 5 *evj* tenkina būtiną sąlygą: $|\pm \varepsilon| > I_{BB\ s} \cdot (R_{BB\ s} + R_{KE\ s})$, kur: $R_{KE\ s}$ – tetrodų $17_1, \dots, n$ kolektoriaus-emiterio varžos R_{KE} vertė „atidarytoje“ būsenoje, tai esant šiai sąlygai, atitinkamas tetrodas 18_i , ar jų grupė $\{18_{i,j}\}$, persijungia į „atidarytą“ būseną ir šuntuoja atitinkamą įrenginio n skilčių skaitmeninio Grėjaus kodo $\{g\}$ įėjimą $9_{(i-1)}$, ar jų grupę $\{9_{(i-1), (j-1)}\}$, kuriuose yra poveikio signalas $\pm U_{„1“}$. „Atidarytų“ tetrodų 18_i , ar jų grupės $\{18_{i,j}\}$, šunto poveikyje atitinkami tetrodai 1_i , ar jų grupė $\{1_{i,j}\}$ yra uždaromi, ko pasėkoje įrenginio analoginiame išėjime 7 nusistovi įtampos signalas $U_{is} = R_3 \cdot \sum I_{i,j}^*$, kurio vertė atitinka Grėjaus kodui būtiną vertę.

Palyginus su analogu šie analoginiai skaitmenų keitikliai pasižymi santykinai paprastesne schema su galimybe kontroliuoti skaitmeninių signalų būsenas įrenginio įėjimuose ir gali veikti su skaitmeniniu dvejetainiu kodu.

IŠRADIMO APIBRĖŽTIS

1. Analoginis skaitmenų keitiklis, sudarytas iš n pagrindinių puslaidininkinių tetrodų, kurių kolektoriai yra sujungti su atitinkamų n srovės šaltinių pirmaisiais poliais, kurių antrieji poliai yra sujungti su „žeme“ – nulinio potencialo šina, emiteriai yra sujungti su pagrindinio apkrovos rezistoriaus pirmuoju išvadu ir įrenginio pagrindiniu analoginiu išėjimu, o antrasis pagrindinio apkrovos rezistoriaus išvadas yra sujungtas su „žeme“, pirmojo tetrodo bazės pirmasis išvadas yra sujungtas su įrenginio n skilčių skaitmeninio dvejetainio kodo įėjimų pirmosios skilties įėjimu, o antrasis išvadas – su dvipolio tranzistoriaus emiteriu, kurio bazė yra sujungta su „žeme“, ir „įžeminto“ maitinimo įtampos šaltinio, **b e s i s k i r i a n t i s** tuo, kad papildomai yra įjungtas antrasis apkrovos rezistorius, kurio vienas iš išvadų yra sujungtas su įtampos šaltinio „neįžemintu“ poliumi, o kitas išvadas – su tranzistoriaus kolektoriumi ir įrenginio papildomu kontrolės išėjimu, pradedant antruoju ir visų kitų tetrodų bazių antrieji išvadai yra sujungti su tranzistoriaus emiteriu, o jų bazių pirmieji išvadai – su atitinkamais įrenginio įėjimų $(n - 1)$ skilčių įėjimais, pradedant antrosios skilties įėjimu.

2. Analoginis skaitmenų keitiklis, sudarytas iš n pagrindinių puslaidininkinių tetrodų, kurių kolektoriai yra sujungti su atitinkamų n srovės šaltinių pirmaisiais poliais, emiteriai yra sujungti su pagrindinio apkrovos rezistoriaus pirmuoju išvadu ir įrenginio pagrindiniu analoginiu išėjimu, pirmojo tetrodo bazės pirmasis išvadas yra sujungtas su įrenginio n skilčių skaitmeninio dvejetainio kodo įėjimų pirmosios skilties įėjimu, o antrasis išvadas – su dviejų n-p-n ir p-n-p laidumo dvipolių tranzistorių emiteriais, kurių bazės yra sujungtos su pirmąja „žeme“ – nulinio potencialo pirmąja šina, ir dviejų maitinimo įtampos šaltinių, kurių antrieji poliai yra sujungti su pirmąja „žeme“, **b e s i s k i r i a n t i s** tuo, kad papildomai yra įjungti trys papildomi apkrovos rezistoriai, kurių pirmojo ir antrojo papildomų apkrovos rezistorių pirmieji išvadai yra sujungti su atitinkamų įtampos šaltinių pirmaisiais poliais, o antrieji išvadai – su atitinkamų tranzistorių kolektoriais, tarp kurių yra įjungti trečiojo papildomo apkrovos rezistoriaus – potenciometro kraštiniai išvadai, kurio vidurinis – judančio kontakto išvadas yra sujungtas su įrenginio papildomu kontrolės išėjimu, pagrindinio apkrovos rezistoriaus antrasis išvadas ir visų n srovės šaltinių antrieji poliai yra sujungti su antrąja „žeme“ – nulinio potencialo antrąja šina, kuri yra galvaniskai atskirta nuo pirmosios „žemės“, pradedant antruoju ir visų kitų tetrodų bazių antrieji išvadai yra sujungti su dviejų tranzistorių emiteriais, o jų bazių pirmieji išvadai – su atitinkamais įrenginio įėjimų $(n - 1)$ skilčių įėjimais, pradedant antrosios skilties įėjimu.

3. Analoginis skaitmenų keitiklis, sudarytas iš n pagrindinių puslaidininkinių tetrodų, kurių kolektoriai yra sujungti su atitinkamų n srovės šaltinių pirmaisiais poliais, emiteriai yra sujungti su pagrindinio apkrovos rezistoriaus pirmuoju išvadu ir įrenginio pagrindiniu analoginiu išėjimu, pirmojo tetrodo bazės pirmasis išvadas yra sujungtas su įrenginio n skilčių skaitmeninio

dvejetainio kodo įėjimų pirmosios skilties įėjimu, o antrasis išvadas – su pirmojo n -p- n arba p- n -p laidumo dvipolio tranzistoriaus emiteriu, kurio ir visų kitų $(n - 1)$ tranzistorių bazės yra sujungtos su pirmąja „žeme“ – nulinio potencialo pirmąja šina, ir maitinimo įtampos šaltinio, kurio antrasis polius yra sujungtas su pirmąja „žeme“, **b e s i s k i r i a n t i s** tuo, kad papildomai yra įjungti n papildomi apkrovos rezistoriai, kurių pirmieji išvadaai yra sujungti su įtampos šaltinio pirmuoju poliumi, o antrieji išvadaai – su atitinkamų n tranzistorių kolektoriais ir įrenginio papildomais n kontrolės išėjimais, pradedant antruoju ir visų kitų tetrodų bazių antrieji išvadaai yra sujungti su atitinkamų $(n - 1)$ tranzistorių emiteriais, o jų bazių pirmieji išvadaai – su atitinkamais įrenginio įėjimų $(n - 1)$ skilčių įėjimais, pradedant antrosios skilties įėjimu.

4. Analoginis skaitmenų keitiklis, sudarytas iš n pagrindinių puslaidininkinių tetrodų, kurių kolektoriai yra sujungti su atitinkamų n srovės šaltinių pirmaisiais poliais, emiteriai yra sujungti su pagrindinio apkrovos rezistoriaus pirmuoju išvadu ir įrenginio pagrindiniu analoginiu išėjimu, pirmojo tetrodo bazės pirmasis išvadas yra sujungtas su įrenginio n skilčių skaitmeninio dvejetainio kodo įėjimų pirmosios skilties įėjimu, o antrasis išvadas – su pirmosios poros n -p- n ir p- n -p laidumo dvipolių tranzistorių emiteriais, kurių ir visų kitų $(n - 1)$ porų tranzistorių bazės yra sujungtos su pirmąja „žeme“ – nulinio potencialo pirmąja šina, ir dviejų maitinimo įtampos šaltinių, kurių antrieji poliai yra sujungti su pirmąja „žeme“, **b e s i s k i r i a n t i s** tuo, kad papildomai yra įjungti $(3 \cdot n)$ papildomi apkrovos rezistoriai, kurių n pirmųjų ir n antrųjų papildomų apkrovos rezistorių pirmieji išvadaai yra sujungti su atitinkamų įtampos šaltinių pirmaisiais poliais, o antrieji išvadaai – su atitinkamų n porų tranzistorių kolektoriais, tarp kurių yra atitinkamai įjungti n trečiųjų papildomų apkrovos rezistorių – potenciometrų kraštiniai išvadaai, kurių viduriniai – judančio kontakto išvadaai yra sujungti su įrenginio atitinkamais papildomais n kontrolės išėjimais, pagrindinio apkrovos rezistoriaus antrasis išvadas ir visų n srovės šaltinių antrieji poliai yra sujungti su antrąja „žeme“ – nulinio potencialo antrąja šina, kuri yra galvaniskai atskirta nuo pirmosios „žemės“, pradedant antruoju ir visų kitų tetrodų bazių antrieji išvadaai yra sujungti su atitinkamų $(n - 1)$ porų tranzistorių emiteriais, o jų bazių pirmieji išvadaai – su atitinkamais įrenginio įėjimų $(n - 1)$ skilčių įėjimais, pradedant antrosios skilties įėjimu.

5. Analoginis skaitmenų keitiklis, sudarytas iš $(n - 1)$ papildomų ir n pagrindinių puslaidininkinių tetrodų, kurių kolektoriai yra sujungti su atitinkamų n srovės šaltinių pirmaisiais poliais, kurių antrieji poliai yra sujungti su pirmąja „žeme“ – nulinio potencialo pirmąja šina, emiteriai yra sujungti su pagrindinio apkrovos rezistoriaus pirmuoju išvadu ir įrenginio pagrindiniu analoginiu išėjimu, o apkrovos rezistoriaus antrasis išvadas – su pirmąja „žeme“, papildomų tetrodų kolektoriai yra sujungti su maitinimo įtampos šaltinio pirmuoju poliumi, **b e s i s k i r i a n t i s** tuo, kad papildomai yra įjungtas n -ais papildomas tetrodas, kurio

kolektorius yra sujungtas su įtampos šaltinio pirmuoju poliumi, kurio antrasis polius yra sujungtas su antrąja „žeme“ – nulinio potencialo antrąja šina, kuri yra galvaniskai atskirta nuo pirmosios „žemės“, papildomų tetrodų emitteriai yra sujungti su atitinkamais pagrindinių tetrodų bazių pirmaisiais išvadais, kurių antrieji išvadai – su antrąja „žeme“, o papildomų tetrodų bazių antrieji išvadai – su pirmąja „žeme“, kurių bazių pirmieji išvadai – su atitinkamais įrenginio n skilčių skaitmeninio dvejetainio kodo įėjimais.

6. Analoginis skaitmenų keitiklis, sudarytas iš n pagrindinių ir pirmosios grupės ($n - 1$) papildomų puslaidininkinių tetrodų, kurių bazių pirmieji išvadai yra sujungti su atitinkamų ($n - 1$) pagrindinių, pradedant antruoju, tetrodų bazių antraisiais išvadais, pirmojo pagrindinio tetrodo bazės pirmasis išvadas yra sujungtas su įrenginio n skilčių skaitmeninio Grėjaus kodo įėjimų pirmosios skilties įėjimu, n srovės šaltinių, pagrindinio apkrovos rezistoriaus, kurio pirmasis išvadas yra sujungtas su įrenginio pagrindiniu analoginiu išėjimu, o antrasis išvadas – su pirmąja „žeme“ – nulinio potencialo pirmąja šina, maitinimo įtampos šaltinio, **b e s i s k i r i a n t i s** tuo, kad papildomai yra įjungtos antroji grupė ($n - 1$) papildomų tetrodų ir trečioji grupė n papildomų tetrodų, kurių kolektoriai yra sujungti su atitinkamų n srovės šaltinių pirmaisiais poliais, kurių antrieji poliai yra sujungti su pirmąja „žeme“, emitteriai yra sujungti su apkrovos rezistoriaus pirmuoju išvadu, bazių antrieji išvadai yra sujungti su įtampos šaltinio pirmuoju poliumi, kurio antrasis polius yra sujungtas su antrąja „žeme“ – nulinio potencialo antrąja šina, kuri yra galvaniskai atskirta nuo pirmosios „žemės“, o bazių pirmieji išvadai yra sujungti su atitinkamų pagrindinių tetrodų kolektoriais, kurių emitteriai yra sujungti su antrąja „žeme“, bazių pirmieji išvadai – su atitinkamais įrenginio n skilčių įėjimais ir, išskyrus n -ąjį pagrindinį tetrodą, su atitinkamais antrosios grupės ($n - 1$) papildomų tetrodų kolektoriais, kurių emitteriai yra sujungti su pirmąja „žeme“, bazių antrieji išvadai – su antrąja „žeme“, o bazių pirmieji išvadai – su pirmosios grupės papildomų tetrodų atitinkamais emitteriais, kurių kolektoriai yra sujungti su įtampos šaltinio pirmuoju poliumi, bazių antrieji išvadai ir pirmojo pagrindinio tetrodo bazės antrasis išvadas yra sujungti su pirmąja „žeme“.

7. Analoginis skaitmenų keitiklis pagal punktus 2, 3 ir 4, **b e s i s k i r i a n t i s** tuo, kad, papildomai yra įjungtas operacinis stiprintuvas, kurio diferencialinio įėjimo išvadai yra sujungti su pagrindinio apkrovos rezistoriaus išvadais, o maitinimo šaltinis – vienas iš dviejų maitinimo įtampos šaltinių, arba yra įjungtas papildomas trečiasis įtampos šaltinis, kurio vienas iš polių yra sujungtas su pirmąja „žeme“, ir operacinio stiprintuvo išėjimas yra įrenginio analoginis papildomas išėjimas.

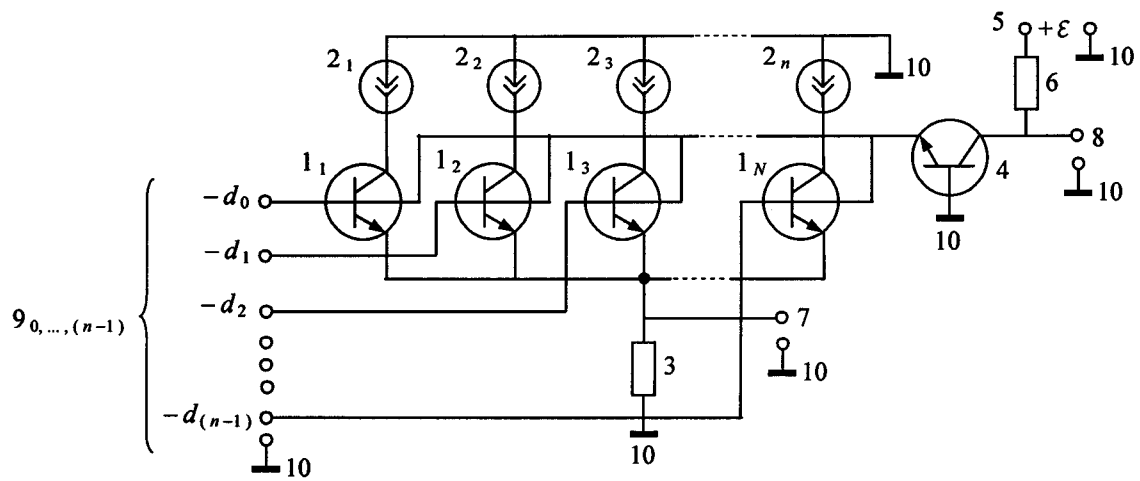


Fig. 1

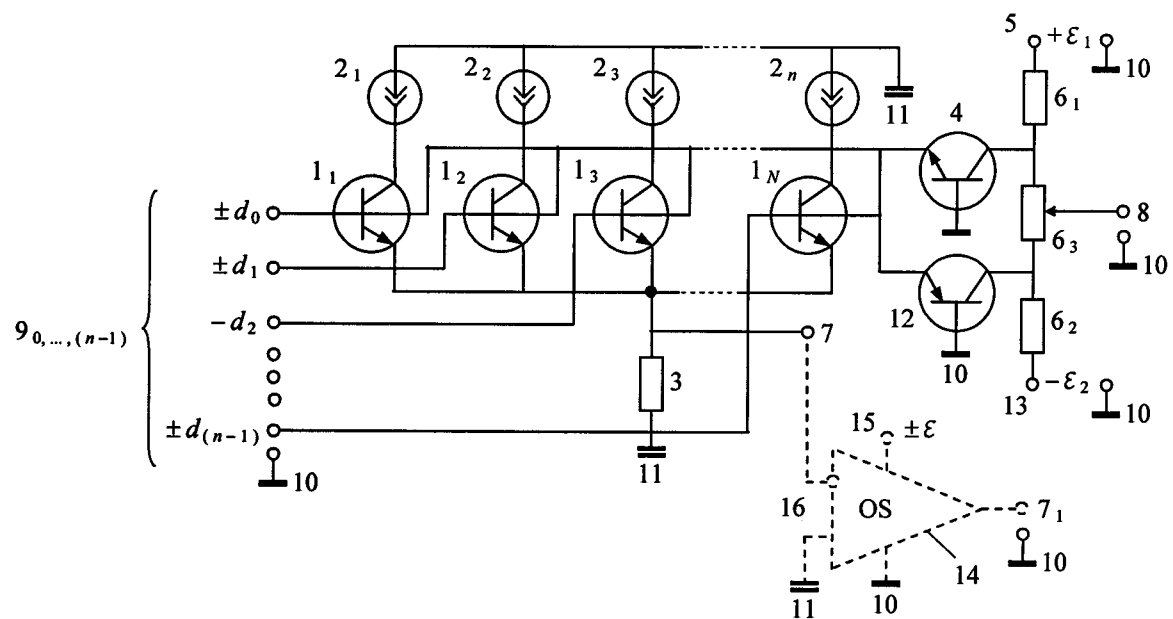


Fig. 2

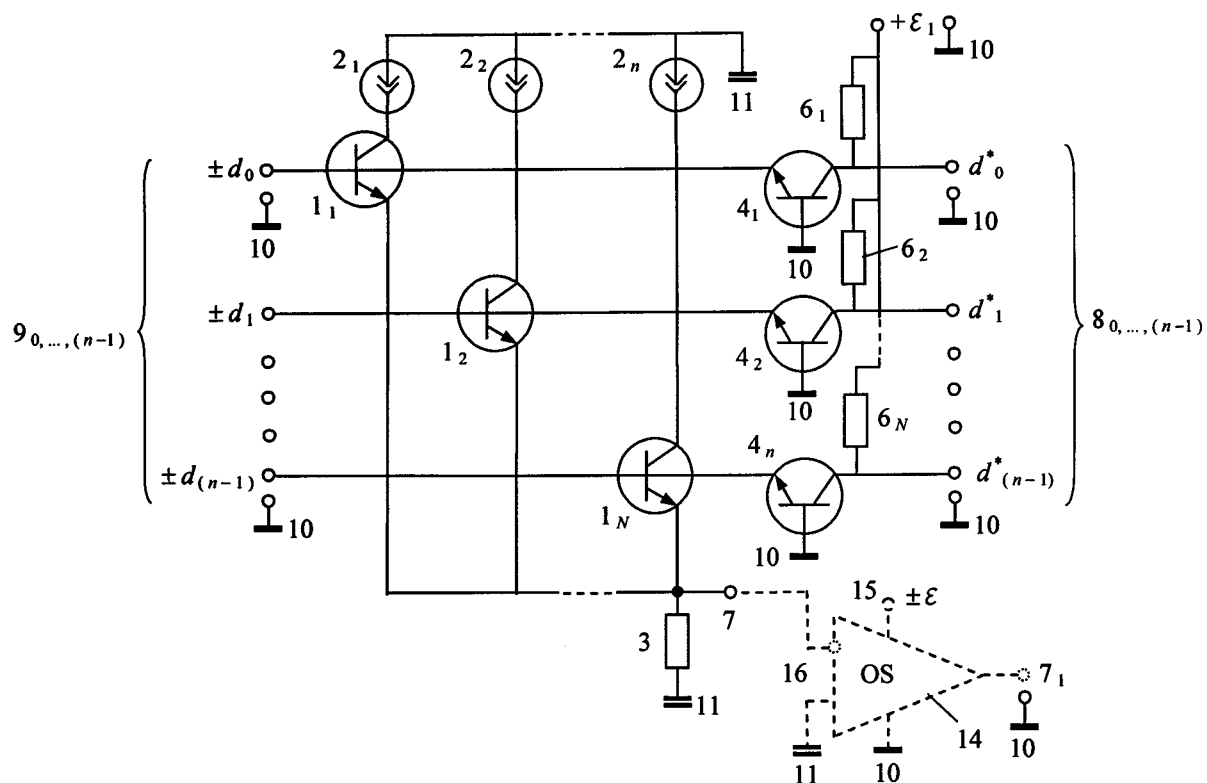


Fig. 3

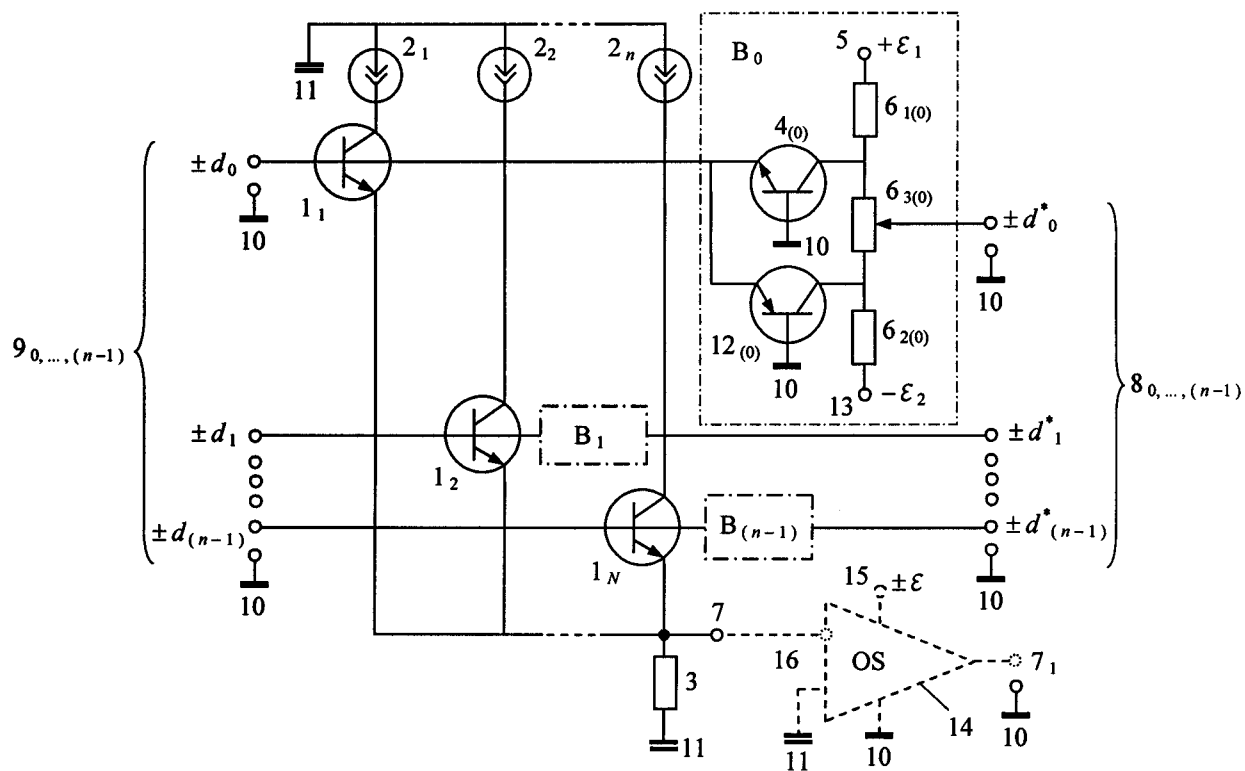


Fig. 4

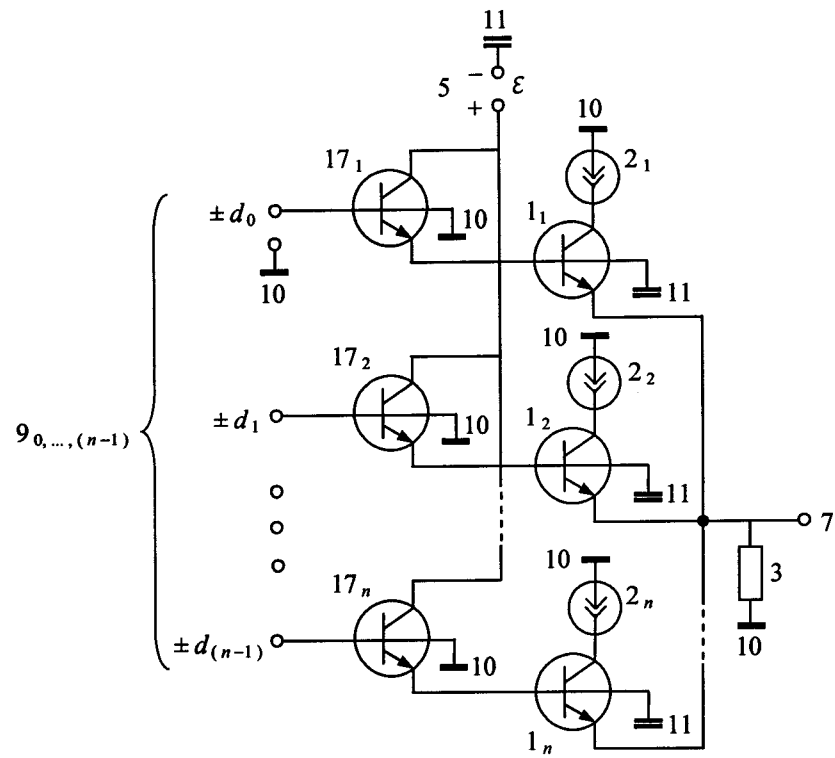


Fig. 5

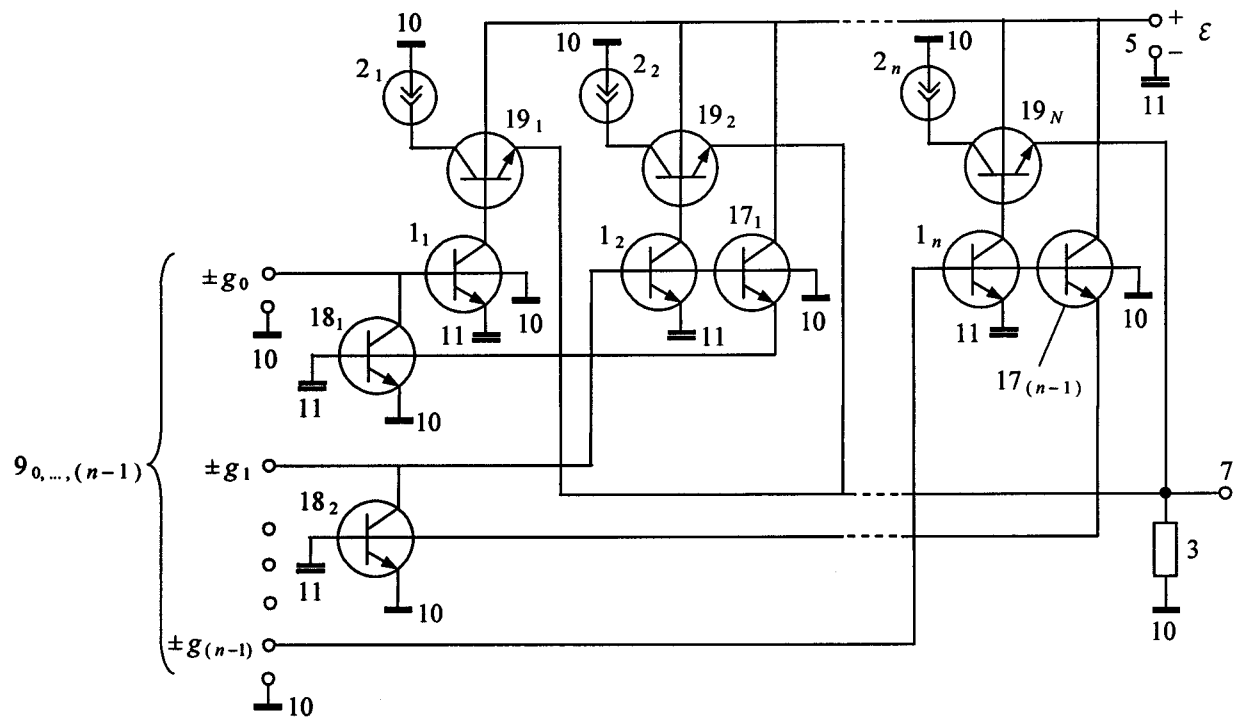


Fig. 6