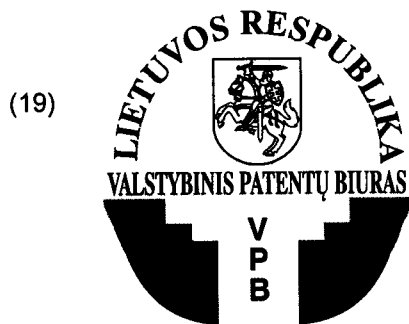




(10) **LT 2012 117 A**

(12) **PARAIŠKOS APRAŠYMAS**

(21) Paraiškos numeris: **2012 117**

(51) Int. Cl. (2014.01): **H03K 17/00**
H01L 27/00
H03K 19/00

(22) Paraiškos padavimo data: **2012 12 12**

(41) Paraiškos paskelbimo data: **2014 06 25**

(62) Paraiškos, iš kurios dokumentas išskirtas, numeris: —

(86) Tarptautinės paraiškos numeris: —

(86) Tarptautinės paraiškos padavimo data: —

(85) Nacionalinio PCT lygio procedūros pradžios data: —

(30) Prioritetas: —

(71) Pareiškėjas:

Vilniaus Universitetas, Universiteto g. 3, LT-01513 Vilnius, LT
Česlovas PAVASARIS, Kryžių sodų 8-oji g. 94, Vilnius, LT

(72) Išradėjas:

Česlovas PAVASARIS, LT

(74) Patentinis patikėtinis/atstovas:

—

(54) Pavadinimas:

Imties ir laikymo įrenginys

(57) Referatas:

Pasiūlymas yra iš puslaidininkinės elektronikos srities, o būtent elektrinio signalo įtampos momentinės vertės imties ir laikymo įtaisai (ILJ), ir gali būti vartojamas elektroninėse automatikos sistemose, analogas-skaičius ir skaičius-analogas keitikliuose, atminties įtaisuose skaitmeninės informacijos saugojimui bei apdorojimui, registruose, skaitikliuose ir t. t. Pasiūlytuose ILJ diferencinė valdymo pakopa kitaip nei analoge yra padaryta su dviem puslaidininkiniais tetrodais, kurių kolektoriai yra sujungti su atitinkamų kitų dviejų tetrodų bazių pirmaisiais išvadais, o diferencinė pakopos tetrodų antrieji bazių išvadai yra įžeminti. ILJ gali būti padarytas su diskretiniais puslaidininkiniais tetrodais, arba puslaidininkiniai tetrodai gali būti padaryti viename puslaidininkio kristale – integrinis išpildymo variantas. Palyginus su analogu šie ILJ pasižymi didesne veikimo sparta ir didesnėmis informacijos imties ir laikymo funkcinėmis galimybėmis.

IMTIES IR LAIKYMO ĮRENGINYS

Pasiūlymas yra iš puslaidininkinės elektronikos srities, o būtent elektrinio signalo įtampos momentinės vertės imties – išrinkimo (nuskaitymo, paėmimo) ir laikymo (saugojimo) įtaisai, ir gali būti vartojamas elektroninėse automatikos sistemose, analogas-akaičius ir skaičius-analogas keitikliuose, atminties įtaisuose skaitmeninės informacijos saugojimui bei apdorojimui, registruose, skaitikliuose ir t. t.

Analogas yra sudarytas iš dviejų dvipolių tranzistorių, kurių kolektoriai per atitinkamų dviejų puslaidininkinių tetrodų bazes yra sujungti su „žeme“ – nulinio potencialo šina, tranzistorių emiteriai yra sujungti su maitinimo srovės šaltinio vienu iš polių, kurio kitas polius yra sujungtas su „žeme“, tetrodų emiteriai yra sujungti su įtampos momentinės vertės saugojimo elemento – kondensatoriaus vienu iš kontaktų – įtaiso pirmuoju informacijos nuskaitymo išėjimu, o kitas kondensatorius kontaktas yra sujungtas su „žeme“, tetrodų kolektoriai yra sujungti su įtaiso informacijos įrašymo įėjimais, vienas iš kurių gali būti antruoju nuskaitymo išėjimu, o tranzistorių bazės yra sujungtos su įtaiso valdymo diferencialiniu įėjimu (A. C., SU 1795798 A1, ОПИСАНИЕ ИЗОБРЕТЕНИЯ – 22.01.90 г.). Analogo trukumas yra tai, jog įtaiso valdymo funkcijos yra ribotos – jis nereaguoja į sinfazinį valdymo signalą ir jo persijungimo greitaveika yra apribota dvipolių tranzistorių veikos sparta.

Analogo trūkumams pašalinti imties ir laikymo įrenginyje, sudarytame iš kondensatoriaus ir srovės šaltinio, kurių vienas iš polių – kontaktų yra sujungti su galvaniskai atskirtomis pirmąja ir antrąja „žemėmis“, atitinkamai, o antrasis kondensatoriaus kontaktas yra sujungtas su pirmojo ir antrojo puslaidininkinių tetrodų emiteriais ir įrenginio informacijos nuskaitymo išėjimu, kurių kolektoriai yra sujungti su įrenginio informacijos įrašymo įėjimais, vienas iš kurių gali būti antruoju informacijos nuskaitymo išėjimu, o tetrodų bazių antrieji išvadai yra sujungti su antrąja „žeme“ – nulinio potencialo antrąja šina, **papildomai** yra įjungti du puslaidininkiniai tetrodai – trečiasis ir ketvirtasis, kurių kolektoriai yra sujungti su pirmojo ir antrojo tetrodų bazių pirmaisiais išvadais, atitinkamai, trečiojo ir ketvirtojo tetrodų emiteriai yra prijungti prie srovės šaltinio antrojo poliaus, kurių bazių antrieji išvadai yra sujungti su pirmąja „žeme“, o pirmieji išvadai – su įrenginio pirmuoju ir antruoju valdymo įėjimais, atitinkamai.

Kitame imties ir laikymo įrenginio variante trečiojo ir ketvirtojo tetrodų bazių pirmieji išvadai yra sujungti tarpusavyje ir prijungti prie įrenginio valdymo įėjimo, o jų bazių antrieji išvadai yra prijungti prie **papildomai** įjungtų puslaidininkinių diodų – pirmojo ir antrojo, katodo bei anodo, atitinkamai, kurių anodas ir katodas, atitinkamai, yra sujungti su pirmąja „žeme“.

Imties ir laikymo įrenginys gali būti padarytas su diskretiniais puslaidininkiniais tetrodais, arba puslaidininkiniai tetrodai gali būti padaryti viename puslaidininkio kristale – integrinis

išpildymo variantas, kur trečiojo ir ketvirtojo tetrodų, pvz. n^+ - laidumo emiteriai yra suformuoti pirmajame epitaksiniam n - laidumo sluoksnyje, kuriame yra suformuotas n^+ - laidumo sluoksnis, apjungiantis jų emiterius į bendrą kontaktą. Trečiojo ir ketvirtojo tetrodų bazės yra suformuotos antrajame p - laidumo epitaksiniam sluoksnyje, kur jų bazės yra elektriškai atskirtos izoliacine sritimi, kuri pilnai persmelkia antrąjį epitaksinį sluoksnį nuo jo paviršiaus iki pat, ir truputi gyčiau, pirmojo epitaksinio sluoksnio. Trečiojo ir ketvirtojo tetrodų bazių srityse yra suformuotos jų kolektorių sritys, kurios tuo pačiu yra ir pirmojo bei antrojo tetrodų bazių sritys, kur trečiojo ir ketvirtojo tetrodų kolektoriniai p - n perėjimai atitinka pirmojo ir antrojo tetrodų bazių pirmuosius kontaktus, o šių tetrodų bazių antrieji kontaktai yra suformuoti n^+ - laidumo atitinkamomis sritimis, padarytomis atitinkamuose jų bazių srityse. Šiuose srityse taip pat yra suformuotos pirmojo bei antrojo tetrodų kolektorių-emiterių p^+ - laidumo sritys su atitinkamais kontaktais. Ten pat trečiojo ir ketvirtojo tetrodų atitinkamose bazių srityse yra suformuoti bazių pirmieji bei antrieji išvadai su atitinkamais jų ominių kontaktų atitinkamomis p^{++} - laidumo sritimis.

Imties ir laikymo įrenginių principinių elektrinių schemų variantai yra parodyti **Fig. 1** ir **Fig. 2**, o imties ir laikymo įrenginio puslaidininkinių tetrodų integrinis išpildymo variantas – **Fig. 3**, kur skaičiais pažymėta: 1 ÷ 4 – pirmasis ÷ ketvirtasis puslaidininkiniai tetrodai, atitinkamai; 5, 6, 22 ir 23 – pirmojo ÷ ketvirtojo tetrodų emiteriai, atitinkamai; 7 – srovės šaltinis; 8 – antroji „žemė“; 9, 10, 12 ir 13 – trečiojo, ketvirtojo, pirmojo ir antrojo tetrodų bazių antrieji išvadai, atitinkamai; 11 – pirmoji „žemė“; 14, 15, 18 ir 19 – pirmojo ÷ ketvirtojo tetrodų bazių pirmieji išvadai, atitinkamai; 16, 17, 26 ir 27 – trečiojo, ketvirtojo, pirmojo ir antrojo tetrodų kolektoriai, atitinkamai; 20 ir 21 – pirmasis ir antrasis valdymo įėjimai, atitinkamai; 24 – įrenginio pirmasis informacijos nuskaitymo išėjimas; 25 – kondensatorius informacijai saugoti (laikyti); 28 ir 29 – įrenginio pirmasis ir antrasis informacijos įrašymo įėjimai, atitinkamai, arba įrenginio pirmasis informacijos įrašymo įėjimas ir antrasis informacijos nuskaitymo išėjimas, atitinkamai; 30 ir 31 – puslaidininkiniai diodai – pirmasis ir antrasis, atitinkamai; 32 – pirmasis epitaksinis puslaidininkinis sluoksnis, pvz. stipriai legiruoto n - laidumo; 33 – stipriai legiruota n^+ - laidumo sritis – trečiojo 3 ir ketvirtojo 4 tetrodų bendras emiteris 5-6; 34 ir 35 – stipriai legiruotos n^+ - laidumo sritis – trečiojo 3 ir ketvirtojo 4 tetrodų emiteriai 5 ir 6, atitinkamai; 36 ir 37 – silpnai legiruotas antrasis epitaksinis puslaidininkinis p - laidumo sluoksnis – trečiojo 3 ir ketvirtojo 4 tetrodų bazės sritys, atitinkamai; 38 ir 39 – vidutiniškai legiruotos n - laidumo sritys – pirmojo 1 ir antrojo 2 tetrodų bazių sritys, atitinkamai; 40-41 ir 42-43 – stipriai legiruotos p^+ - laidumo sritys – pirmojo 1 ir antrojo 2 tetrodų kolektoriai-emiteriai, atitinkamai; 44 ir 45 – stipriai legiruotos n^+ - laidumo sritys – pirmojo 1 ir antrojo 2 tetrodų bazių antrieji išvadai, atitinkamai; 46 – izoliacijos sritis.

Imties ir laikymo įrenginyje (Fig. 1) pirmojo 1 ir antrojo 2 tetrodų bazių antrieji išvadai 12 ir 13, atitinkamai, yra sujungti su antrąja „žeme“ 8 – nulinio potencialo šina, o šių tetrodų bazių pirmieji išvadai 14 ir 15, atitinkamai, yra sujungti su trečiojo 3 ir ketvirtojo 4 tetrodų kolektoriais 16 ir 17, atitinkamai, kurių emiteriai 5 ir 6 yra sujungti su pirmuoju srovės šaltini 7 poliumi, kurio antrasis polius yra sujungtas su įrenginio antrąja „žeme“ 8. Pirmojo 1 ir antrojo 2 tetrodų emiteriai 22 ir 23, atitinkamai, yra sujungti su kondensatoriaus 25 pirmuoju kontaktu ir įrenginio pirmuoju informacijos nuskaitymo išėjimu 24, o kondensatoriaus 25 antrasis kontaktas yra sujungtas su pirmąja „žeme“ 11. Pirmojo 1 ir antrojo 2 tetrodų kolektoriai 28 ir 29, atitinkamai, yra sujungti su įrenginio pirmuoju 28 ir antruoju 29 informacijos įrašymo įėjimais, atitinkamai, kurių, pvz. antrasis 29 įėjimas gali būti ir antruoju informacijos nuskaitymo išėjimu. Trečiojo 3 ir ketvirtojo 4 tetrodų bazių antrieji išvadai 9 ir 10, atitinkamai, yra sujungti su pirmąja „žeme“ 11, o jų bazių pirmieji išvadai 18 ir 19, atitinkamai, yra sujungti su pirmuoju 20 ir antruoju 21 įtaiso valdymo įėjimais, atitinkamai.

Kitame imties ir laikymo įrenginyje (Fig. 2), skirtingai pirmajam variantui (Fig. 2), trečiojo 3 ir ketvirtojo 4 tetrodų bazių pirmieji išvadai 18 ir 19, atitinkamai, yra sujungti tarpusavyje ir yra įrenginio valdymo įėjimas 20, arba 21, o šių tetrodų bazių antrieji išvadai 9 ir 10, atitinkamai, yra sujungti su pirmojo 30 ir antrojo 31 puslaidininkinių diodų katodu ir anodu, atitinkamai, kurių anodas ir katodas, atitinkamai, yra sujungti su pirmąja „žeme“ 11.

Imties ir laikymo įrenginys gali būti padarytas su diskretiniais puslaidininkiniais tetrodais $1 \div 4$, arba puslaidininkiniai tetrodai $1 \div 4$ gali būti padaryti viename puslaidininkio kristale – integrinis išpildymo variantas (Fig. 3), kur tetrodų 3 ir 4, pvz. n^+ - laidumo emiteriai 34 ir 35 yra suformuoti pirmajame epitaksiniam n - laidumo sluoksnyje 32, kuriame taip pat yra suformuotas n^+ - laidumo sluoksnis 33, kuris apjungia emiterius 34 ir 35 į bendrą kontaktą su ominių kontaktu 5-6, o šių tetrodų 3 ir 4 bazės 36 ir 37, atitinkamai, yra suformuotos antrajame p - laidumo epitaksiniam sluoksnyje 36-37, kur bazės 36 ir 37 yra elektriškai atskirtos izoliacine sritimi 46, kuri pilnai persmelkia antrąjį epitaksinį sluoksnį 36-37 nuo jo paviršiaus iki pat, ir truputi gyliau, pirmojo epitaksinio sluoksnio 32. Bazių srityse 36 ir 37 yra suformuotos tetrodų 3 ir 4 kolektorių sritys 38 ir 39, atitinkamai, kuriuo tuo pačiu yra ir tetrodų 1 ir 2 bazių sritys, kur p - n perėjimai 36-38 ir 37-39 atitinka tetrodų 1 ir 2 bazių pirmuosius kontaktus, o šių tetrodų 1 ir 2 bazių antrieji kontaktai 12 ir 13, yra suformuoti n^+ - laidumo sritimis 44 ir 45, atitinkamai, padarytomis atitinkamuose bazių srityse 38 ir 39. Šiuose srityse taip pat yra suformuotos tetrodų 1 ir 2 kolektorių-emiterių p^+ - laidumo sritys 40-41 ir 42-43, atitinkamai, su atitinkamais kontaktais 26-22 ir 23-27. Ten pat tetrodų 3 ir 4 atitinkamose bazių srityse 36 ir 37 yra suformuoti bazių

pirmieji išvadai 18 ir 19, bei antrieji išvadai 9 ir 10, atitinkamai, su jų ominių kontaktų atitinkamomis p^{++} - laidumo sritimis.

Imties ir laikymo įrenginys (Fig. 1) veikia tokiu būdu. Įjungus srovės šaltinį 7, visi tetrodai $1 \div 4$ yra „uždarytuose“ būsenose, kuriuose varžos $R_{KE(1+4)}$ tarp jų kolektorių 28, 27, 16, 17 ir emiterių 22, 23, 5, 6, atitinkamai, yra santykinai didelės: $R_{KE \max(1+4)} \cong 0,1 \div 1 \text{ M}\Omega$ ir daugiau. Todėl per tetrodų 1 ir 2 bazes srovės $I_{BB1,2}$ neteka: $I_{BB1,2} \cong 0$, ir kondensatorius 25 yra „atjungtas“ nuo įrašymo įėjimų 28 ir 29. Į vieną iš valdymo įėjimų, pvz. 20, padavus įrašymo valdymo signalo $\pm u_{v1}(t)$ impulsą, kurio amplitudė $\pm U_{o1}$ tenkina sąlygą: $|\pm U_{o1}| \cong I_{BBs} \cdot R_{BBs(3,4)}$, kur: $R_{BBs(3,4)}$ – trečiojo 3 ir ketvirtojo 4 tetrodų bazių varžos tarp atitinkamų išvadų 9-18 ir 10-19, kai jų bazių srovės $I_{BB(3,4)} > I_{BBs}$ – visų tetrodų bazių srovių vertė, kuriai esant tetrodai persijungia į „atidarytas“ būsenas, kuriuose varžos $R_{KE(1+4)}$ tarp atitinkamų kolektorių-emiterių yra santykinai mažos: $R_{KE \min(1+4)} \cong 1 \div 10 \Omega$ ir mažiau. Esant šiai situacijai, trečiasis tetrodas 3 persijungia į „atidarytą“ būseną ir iš srovės šaltinio 7 per pirmojo tetrodo 1 bazę tarp jos išvadų 12-14 pradeda tekėti srovė $I_{BB1} \cong I_o$ – srovės šaltinio 7 generuojama srovė, kurios vertei tenkinant sąlygą: $I_o > I_{BBs}$, pirmasis tetrodas 1 persijungia į „atidarytą“ būseną, ko pasekoje kondensatorius 25 yra „prijungiamas“ prie pirmojo informacijos įrašymo įėjimo 28, kuriame laiko momentu t_1 esanti nuskaitomos įtampos $u_{in1}(t)$ momentinė vertė $u_{in1}(t_1)$ yra įkrovimo būdu įrašoma kondensatoriuje 25, kur įkrovimo laiko konstanta $\tau_{RC1} \approx \Delta t_1 / (2 \div 3)$, kur: Δt_1 – valdymo impulso $\pm u_{v1}(t)$ trukmė. Pasibaigus valdymo impulso $\pm u_{v1}(t)$ poveikiui, trečiasis tetrodas 3 persijungia į „uždarytą“ būseną ir kondensatorius 25 yra „atjungiamas“ nuo įrašymo įėjimo 28. Kondensatoriuje 25 įrašyta informacija $u_{in1}(t_1)$ išlieka santykinai ilgai ir gali būti nuskaityta išėjime 24, arba antrajame nuskaitymo išėjime 29. Šiam nuskaitymui į valdymo įėjimą 21 laiko momentu $t_2 > t_1$ yra paduodamas nuskaitymo valdymo signalo $\pm u_{v2}(t)$ impulsas, kurio amplitudei $\pm U_{o2}$ tenkinant sąlygą: $|\pm U_{o2}| \cong I_{BBs} \cdot R_{BBs(4)}$, ketvirtasis tetrodas 4 persijungia į „atidarytą“ būseną ir iš srovės šaltinio 7 per antrojo tetrodo 2 bazę tarp jos išvadų 13-15 pradeda tekėti srovė $I_{BB2} \cong I_o = I_{BBs}$, ko pasekoje antrasis tetrodas 2 persijungia į „atidarytą“ būseną ir kondensatorius 25 yra „prijungiamas“ prie antrojo informacijos nuskaitymo išėjimo 29, kuriame yra nuskaitoma laiko momentu t_2 esanti nuskaitomos įtampos $u_{in1}(t)$ momentinė vertė $u_{in1}(t_1)$, kur nuskaitymo trukmė Δt^* turi tenkinti sąlygą: $\Delta t^* < \tau_{RC2} \approx \Delta t_2 / (2 \div 3)$, kur: Δt_2 – valdymo impulso $\pm u_{v2}(t)$ trukmė. Pasibaigus valdymo impulso $\pm u_{v2}(t)$ poveikiui, ketvirtasis tetrodas 4 persijungia į „uždarytą“ būseną ir kondensatorius 25 yra „atjungiamas“ nuo nuskaitymo išėjimo 29.

Kitas imties ir laikymo įrenginys (Fig. 2) veikia analogiškai pirmajam įrenginiui (Fig. 1) su valdymo skirtumu, nes šuo atveju yra tik vienas valdymo įėjimas: 20 arba 21. Kai, pvz., į valdymo įėjimą 20 yra paduodamas teigiamo poliaringumo valdymo signalas $+u_{v1}(t)$ su amplitude U_{01} , tai tokiu atveju šio signalo sąlygota srovė I_{BBs} teka per ketvirtojo tetrodo 4 bazę, nes yra „atidaromas“ diodas 31, o diodas 30 yra „uždarytas“. Kai į valdymo įėjimą 20 yra paduodamas neigiamo poliaringumo valdymo signalas $-u_{v1}(t)$ su amplitude U_{02} , tai tokiu atveju šio signalo sąlygota srovė I_{BBs} teka per trečiojo tetrodo 3 bazę, nes yra „atidaromas“ diodas 30, o diodas 31 yra „uždarytas“, ir toliau įrenginys veikia analogiškai pirmajam įrenginiui (Fig. 1).

Imties ir laikymo įrenginio tetrodų puslaidininkinis integrinis darinys (Fig. 3) veikia tokiu būdu. Įjungus srovės šaltinį 7, visi tetrodai 1 ÷ 4 yra „uždarytuose“ būsenose, nes tetrodų 3 ir 4 kolektorinės sandūros 36-38 ir 37-39 yra įjungtos užtvarine kryptimi ir todėl „uždarytos“, ko pasekoje per tetrodų 1 ir 2 bazes 38 ir 39, atitinkamai, srovės neteka ir todėl tetrodai 1 ir 2 taip pat yra „uždarytuose“ būsenose. Kai valdymo signalo $\pm u_{v1}(t)$ impulsas yra prijungiamas prie trečiojo tetrodo 3 bazės 36 išvadų 9 ir 18, išilgai bazės sritys 36 pradeda tekėti srovė I_{BB3} , kurios poveikyje p-n sandūrų 34-36 ir 36-38 nuskurdinti sluoksniai išsiplečia bazės 36 srityje, ir esant sąlygai: $I_{BB3} > I_{BBs}$, tie nuskurdinti sluoksniai susiliečia ir srovės šaltinio 7 sąlygota srovė I_o pradeda tekėti per tetrodo 1 bazę 38 ir jo antrąjį išvadą 12. Esant sąlygai: $I_o > I_{BBs}$, p-n sandūrų 38-40 ir 38-41 nuskurdinti sluoksniai taip pat susiliečia ir tetrodas 1 parsijungia į „atidarytą“ būseną. Analogiškai veikia ir kita integrinio darinio simetrinė dalis, kurioje yra suformuotos ketvirtojo 4 ir antrojo 2 tetrodų struktūros 35-37(10-19)-39 ir 42(23)-39(13)-43(27), atitinkamai.

Palyginus su analogu pasiūlyti imties ir laikymo įrenginiai pasižymi didesnėmis valdymo funkcinėmis savybėmis ir didesne veikimo sparta.

IŠRADIMO APIBRĖŽTIS

1. Imties ir laikymo įrenginys sudarytas iš kondensatoriaus ir srovės šaltinio, kurių vienas iš polių – kontaktų yra sujungti su galvaniškai atskirtomis pirmąja ir antrąja „žemėmis“ – nulinio potencialo pirmąja ir antrąja šinomis, atitinkamai, o antrasis kondensatoriaus kontaktas yra sujungtas su pirmojo ir antrojo puslaidininkinių tetrodų emiteriais ir įrenginio informacijos nuskaitymo išėjimu, kurių kolektoriai yra sujungti su įrenginio informacijos įrašymo įėjimais, vienas iš kurių gali būti antruoju informacijos nuskaitymo išėjimu, o tetrodų bazių antrieji išvadai yra sujungti su antrąją „žeme“, **b e s i s k i r i a n t i s** tuo, kad yra papildomai įjungti du puslaidininkiniai tetrodai – trečiasis ir ketvirtasis, kurių kolektoriai yra sujungti su pirmojo ir antrojo tetrodų bazių pirmaisiais išvadais, atitinkamai, trečiojo ir ketvirtojo tetrodų emiteriai yra prijungti prie srovės šaltinio antrojo poliaus, kurių bazių antrieji išvadai yra sujungti su pirmąja „žeme“, o pirmieji išvadai – su įrenginio pirmuoju ir antruoju valdymo įėjimais, atitinkamai.

2. Imties ir laikymo įrenginys pagal punktą 1, **b e s i s k i r i a n t i s** tuo, kad trečiojo ir ketvirtojo tetrodų bazių pirmieji išvadai yra sujungti tarpusavyje ir prijungti prie įrenginio valdymo įėjimo, o jų bazių antrieji išvadai yra prijungti prie papildomai įjungtų puslaidininkinių diodų – pirmojo ir antrojo, katodo bei anodo, atitinkamai, kurių anodas ir katodas, atitinkamai, yra sujungti su pirmąja „žeme“.

3. Imties ir laikymo įrenginys, **b e s i s k i r i a n t i s** tuo, kad puslaidininkiniai tetrodai yra padaryti viename puslaidininkio kristale – integriniame luste, kur trečiojo ir ketvirtojo tetrodų, pvz. n^+ - laidumo emiteriai yra suformuoti pirmajame epitaksiniam n - laidumo sluoksnyje, kuriame yra suformuotas n^+ - laidumo sluoksnis, apjungiantis jų emiterius į bendrą kontaktą, o trečiojo ir ketvirtojo tetrodų bazės yra suformuotos antrajame p - laidumo epitaksiniam sluoksnyje, kur jų bazės yra elektriškai atskirtos izoliacine sritimi, kuri pilnai persmelkia antrąjį epitaksinį sluoksnį nuo jo paviršiaus iki pat, ir truputi gyčiau, pirmojo epitaksinio sluoksnio, trečiojo ir ketvirtojo tetrodų bazių srityse yra suformuotos jų kolektorių sritys, kurios tuo pačiu yra ir pirmojo bei antrojo tetrodų bazių sritys, kur trečiojo ir ketvirtojo tetrodų kolektoriai p - n perėjimai atitinka pirmojo ir antrojo tetrodų bazių pirmuosius kontaktus, o šių tetrodų bazių antrieji kontaktai yra suformuoti n^+ - laidumo atitinkamomis sritimis, padarytomis atitinkamuose jų bazių srityse, kur šiuose srityse taip pat yra suformuotos pirmojo bei antrojo tetrodų kolektorių-emiterių p^+ - laidumo sritys su atitinkamais kontaktais, ir ten pat trečiojo ir ketvirtojo tetrodų atitinkamose bazių srityse yra suformuoti bazių pirmieji bei antrieji išvadai su atitinkamais jų ominių kontaktų atitinkamomis p^{++} - laidumo sritimis.

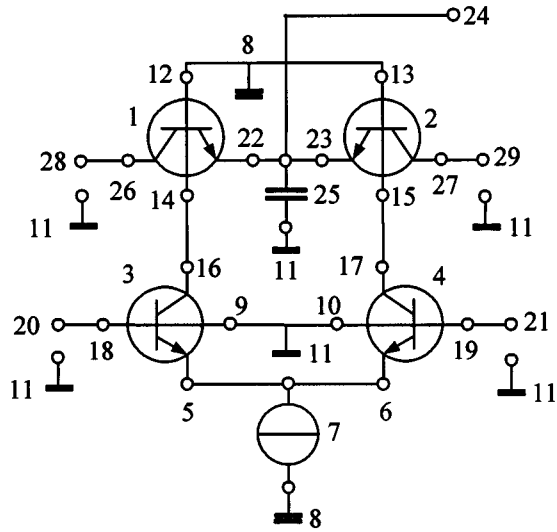


Fig. 1

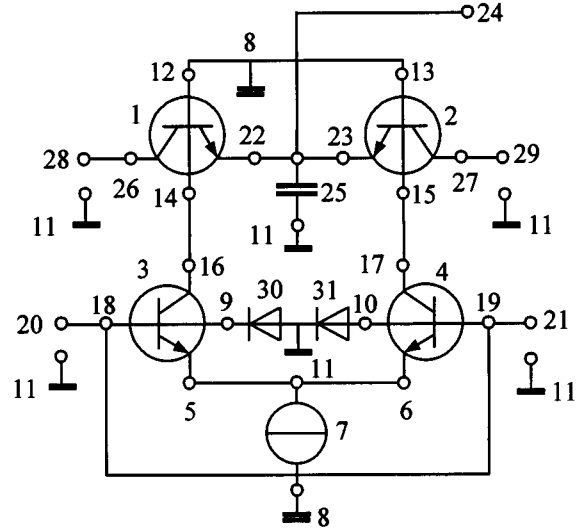


Fig. 2

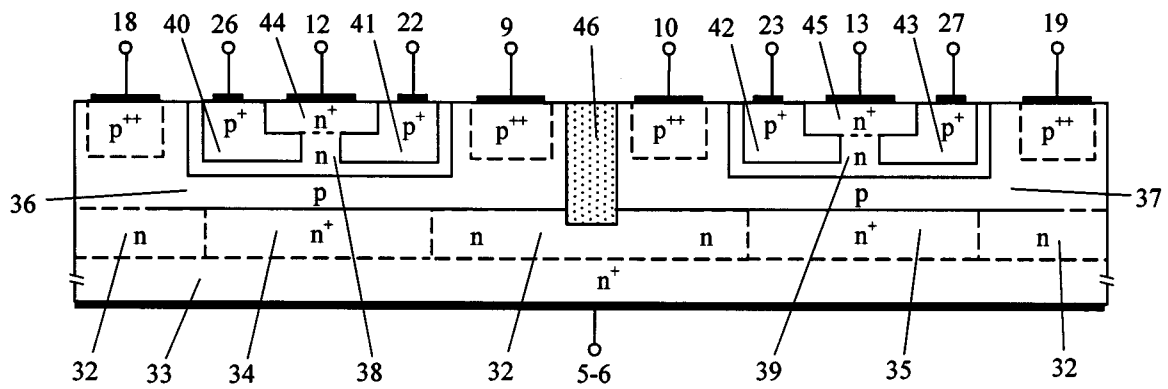


Fig. 3