

(10) **LT 6080 B**

(12) **PATENTO APRAŠYMAS**

- (11) Patento numeris: **6080** (51) Int. Cl. (2014.01): **H03K 19/00**
- (21) Paraiškos numeris: **2012 120**
- (22) Paraiškos padavimo data: **2012 12 12**
- (41) Paraiškos paskelbimo data: **2014 06 25**
- (45) Patento paskelbimo data: **2014 10 27**
- (62) Paraiškos, iš kurios dokumentas išskirtas, numeris: —
- (86) Tarptautinės paraiškos numeris: —
- (86) Tarptautinės paraiškos padavimo data: —
- (85) Nacionalinio PCT lygio procedūros pradžios data: —
- (30) Prioritetas: —
- (72) Išradėjas:  
**Česlovas PAVASARIS, LT**
- (73) Patento savininkas:  
**Vilniaus Universitetas, Universiteto g. 3, LT-01513 Vilnius, LT**  
**Česlovas PAVASARIS, Kryžiuokų sodų 8-oji g. 94, Vilnius, LT**
- (74) Patentinis patikėtinis/atstovas:  
**Jurga PETNIŪNAITĖ, AAA Law, J.Jasinskio g. 16A, LT-03163 Vilnius, LT**

- (54) Pavadinimas:  
**Dvejetainis Grėjaus kodo keitiklis**

- (57) Referatas:

Pasiūlymas yra iš puslaidininkinės elektronikos srities, o būtent - automatikos bei signalų keitiklių technikos, ir gali būti vartojamas elektroninėse automatikos sistemose, skaitmeninio kodo signalų keitimui į kitą skaitmeninį kodą, skaičiavimo technikoje, o taip pat įvairiuose signalų apdorojimo įrenginiuose ir t. t. Pasiūlytame dvejetainiame Grėjaus kodo keitiklyje yra panaudoti puslaidininkiniai tetrodai ir dviejų galvaniškai atskirtų „žemių“ – nulinio potencialo šynų schemotechninis principas. Palyginus su analogu šis dvejetainis Grėjaus kodo keitiklis pasižymi santykinai papastesne schema ir didesne greitaveika.

Pasiūlymas yra iš puslaidininkinės elektronikos srities, o būtent – automatikos bei signalų keitiklių technikos, ir gali būti vartojamas elektroninėse automatikos sistemose, skaitmeninio kodo signalų keitimui į kitą skaitmeninį kodą, skaičiavimo technikoje, o taip pat įvairiuose signalų apdorojimo įrenginiuose ir t. t.

Analogas yra sudarytas iš  $n$  pagrindinių ir  $(n - 1)$  papildomų puslaidininkinių tetrodų,  $n$  apkrovos rezistorių kolektoriuose ir  $n$  apkrovos rezistorių emiteriuose, bei  $(n - 1)$  srovę ribojančių rezistorių. Pagrindinių tetrodų kolektoriai per atitinkamus apkrovos rezistorius yra sujungti su pirmojo įtampos šaltinio pirmuoju poliumi, kurio antrasis polius yra sujungtas su „žeme“ – nulinio potencialo šina, o emiteriai per atitinkamus apkrovos rezistorius yra sujungti su antrojo įtampos šaltinio pirmuoju poliumi, kurio antrasis polius yra sujungtas su „žeme“. Pagrindinių tetrodų, išskyrus pirmojo, bazių pirmieji išvadai yra sujungti su atitinkamų  $(n - 1)$  papildomų tetrodų bazių antraisiais išvadais, kurių bazių pirmieji išvadai yra sujungti su įrenginio  $n$  skilčių skaitmeniniais Grėjaus kodo įėjimais, pradedant antrosios – jaunesniosios skilties įėjimu, o pirmojo pagrindinio tetrodo bazės pirmasis išvadas yra sujungtas su pirmosios – jauniausios skilties įėjimu. Papildomų tetrodų emiteriai per nuosekliai įjungtus srovę ribojančius rezistorius yra sujungti su atitinkamais įrenginio  $(n - 1)$  skilčių įėjimais, pradedant pirmąja skiltimi, o kolektoriai yra sujungti su atitinkamo įtampos šaltinio „neįžemintu“ poliumi. Pagrindinių tetrodų bazių antrieji išvadai yra sujungti su atitinkamų  $n-p-n$  ir  $p-n-p$  dvipolių tranzistorių emiteriais, kurių bazės yra sujungtos su „žeme“, o tranzistorių kolektoriai yra sujungti su atitinkamo įtampos šaltinio atitinkamu „neįžemintu“ poliumi „+“ ir „-“. Įrenginio  $n$  skilčių skaitmeninio dvejetainio kodo išėjimais yra pagrindinių tetrodų kolektoriai ir emiteriai (A. C., SU 1501889 A1, ОПИСАНИЕ ИЗОБРЕТЕНИЯ – 31.03.87 г.).

Analogo trukumas yra santykinai sudėtinga schema su gana daug skirtingų radiotechninių elementų – tranzistorių ir puslaidininkinių tetrodų. Kitas esminis analogo trukumas yra santykinai ribota greitis dėl dvipolių tranzistorių veikos.

Analogo trūkumams pašalinti įrenginyje, sudarytame iš  $n$  pagrindinių puslaidininkinių tetrodų, kurių bazių pirmieji išvadai yra sujungti su atitinkamais įrenginio  $n$  skilčių skaitmeniniais Grėjaus kodo įėjimais, pirmos grupės papildomų  $(n - 1)$  puslaidininkinių tetrodų,  $n$  kolektorių apkrovos rezistorių ir  $n$  emiterių apkrovos rezistorių, dviejų įtampos šaltinių, papildomai yra įjungtos antroji grupė papildomų  $(n$

– 1) puslaidininkinių tetrodų ir trečioji grupė papildomų  $n$  puslaidininkinių tetrodų, kurių bazių pirmieji išvadai yra sujungti su atitinkamais pagrindinių puslaidininkinių tetrodų kolektoriais, o bazių antrieji išvadai – su pirmojo įtampos šaltinio pirmuoju poliumi, kurio antrasis polius yra sujungtas su antrąja „žeme“ – nulinio potencialo antrąja šina, emiteriai yra sujungti su atitinkamų apkrovos rezistorių pirmaisiais išvadais ir įrenginio  $n$  skilčių skaitmeninio dvejetainio kodo papildomais išėjimais, o šių rezistorių antrieji išvadai – su pirmąja „žeme“ – nulinio potencialo pirmąja šina, kuri yra galvaniskai atskirta nuo antrosios šinos, kolektoriai – su atitinkamų apkrovos rezistorių pirmaisiais išvadais ir įrenginio  $n$  skilčių skaitmeninio dvejetainio kodo pagrindiniais išėjimais, o šių rezistorių antrieji išvadai – su antrojo įtampos šaltinio pirmuoju poliumi, kurio antrasis polius yra sujungtas su pirmąja „žeme“, pagrindinių tetrodų, išskyrus pirmojo, bazių antrieji išvadai yra sujungti su atitinkamų pirmosios grupės ( $n - 1$ ) papildomų tetrodų bazių pirmaisiais išvadais, kurių bazių antrieji išvadai yra sujungti su pirmąja „žeme“, kolektoriai – su pirmojo įtampos šaltinio „neįžemintu“ poliumi, o emiteriai – su antrosios grupės ( $n - 1$ ) papildomų tetrodų bazių antraisiais išvadais, kurių bazių pirmieji išvadai yra sujungti su antrąja „žeme“, kolektoriai – su atitinkamais įrenginio  $n$  skilčių skaitmeniniais Grėjaus kodo įėjimais, o emiteriai – su pirmąja „žeme“.

Principinė Grėjaus kodo į dvejetainį kodą keitiklio schema yra parodyta Fig. 1, čia skaičiais pažymėta:  $1_1-1_n$  – pagrindiniai puslaidininkiniai tetrodai;  $2_1-2_{(n-1)}$  – pirmosios grupės papildomi puslaidininkiniai tetrodai;  $3_1-3_{(n-1)}$  – antrosios grupės papildomi puslaidininkiniai tetrodai;  $4_1-4_n$  – trečiosios grupės papildomi puslaidininkiniai tetrodai;  $5_1-5_n$  – kolektorių apkrovos rezistoriai;  $6_1-6_n$  – emiterių apkrovos rezistoriai; 7 ir 8 – pirmasis ir antrasis įtampos šaltiniai, atitinkamai;  $9_{0,1,\dots,(n-1)}$  – įrenginio  $n$  skilčių skaitmeninio Grėjaus kodo įėjimai:  $9_0$  – jauniausiosios skilties, ...,  $9_{(n-1)}$  – vyriausiosios skilties;  $10_{0,1,\dots,(n-1)}$  – įrenginio  $n$  skilčių skaitmeninio dvejetainio kodo pagrindiniai išėjimai:  $10_0$  – jauniausiosios skilties, ...,  $10_{(n-1)}$  – vyriausiosios skilties;  $11_{0,1,\dots,(n-1)}$  – įrenginio  $n$  skilčių skaitmeninio dvejetainio kodo papildomi išėjimai:  $11_0$  – jauniausiosios skilties, ...,  $11_{(n-1)}$  – vyriausiosios skilties; 12 ir 13 – atitinkamai pirmoji ir antroji „žemės“.

Dvejetainis Grėjaus kodo keitiklis (Fig. 1) yra sudarytas iš  $n$  pagrindinių puslaidininkinių tetrodų  $1_1-1_n$ , kurių bazių pirmieji išvadai yra sujungti su atitinkamais įrenginio  $n$  skilčių skaitmeniniais Grėjaus kodo įėjimais  $9_{0,1,\dots,(n-1)}$ , o

bazių antrieji išvadai, išskyrus pirmąjį tetrodą  $1_1$ , yra sujungti su pirmos grupės papildomų tetrodų  $2_1-2_{(n-1)}$  bazių pirmaisiais išvadais, kurių bazių antrieji išvadai yra sujungti su pirmąja „žeme“ 12 – nulinio potencialo pirmąja šina. Pagrindinių tetrodų  $1_1-1_n$  emiteriai yra sujungti su antrąja „žeme“ 13 – nulinio potencialo antrąja šina, kuri yra galvaniskai atskirta nuo pirmosios šinos, o kolektoriai – su trečiosios grupės papildomų tetrodų  $4_1-4_n$  bazių atitinkamais pirmaisiais išvadais, kurių antrieji išvadai – su pirmojo įtampos šaltinio 7 pirmuoju poliumi, kurio antrasis polius yra sujungtas su antrąja „žeme“ 13. Papildomų tetrodų  $4_1-4_n$  kolektoriai yra sujungti su atitinkamų apkrovos rezistorių  $5_1-5_n$  pirmaisiais išvadais ir įrenginio  $n$  skilčių skaitmeninio dvejetainio kodo pagrindiniais išėjimais  $10_{0, 1, \dots, (n-1)}$ , o šių rezistorių  $5_1-5_n$  antrieji išvadai – su antrojo įtampos šaltinio 8 pirmuoju poliumi, kurio antrasis polius yra sujungtas su pirmąja „žeme“ 12, o emiteriai yra sujungti su atitinkamų apkrovos rezistorių  $6_1-6_n$  pirmaisiais išvadais ir įrenginio  $n$  skilčių skaitmeninio dvejetainio kodo papildomais išėjimais  $11_{0, 1, \dots, (n-1)}$ , o šių rezistorių  $6_1-6_n$  antrieji išvadai – su pirmąja „žeme“ 12. Antrosios grupės papildomų tetrodų  $3_1-3_{(n-1)}$  kolektoriai yra sujungti su atitinkamais įrenginio  $n$  skilčių skaitmeniniais Grėjaus kodo įėjimais  $9_{0, 1, \dots, (n-1)}$ , emiteriai – su pirmąja „žeme“ 12, bazių pirmieji išvadai – su antrąja „žeme“ 13, o antrieji išvadai – su papildomų tetrodų  $2_1-2_{(n-1)}$  atitinkamais emiteriais, kurių kolektoriai yra sujungti su pirmojo įtampos šaltinio 7 „neįžemintu“ poliumi.

Dvejetainis Grėjaus kodo keitiklis (Fig. 1) veikia tokiu būdu.

Įjungus įtampos šaltinius 7 ir 8, visi tetrodai  $1_{1, \dots, n}$ ,  $2_{1, \dots, (n-1)}$ ,  $3_{1, \dots, (n-1)}$  ir  $4_{1, \dots, n}$  yra „uždaryti“ – schema energijos nevaržo, nes varža  $R_{KE}$  tarp jų kolektorių ir emiterių yra santykinai didelė: 0,1–1 M $\Omega$  ir daugiau. Į bet kurį įrenginio  $n$  skilčių skaitmeninio Grėjaus kodo  $\{g\}$  įėjimą  $9_{0, \dots, (n-1)}$  padavus loginio vieneto „1“ signalą  $\pm U_{„1“}$ , kurio poliaringumas yra „+“ arba „-“, ir kai signalui  $\pm U_{„1“}$  yra tenkinama būtina sąlyga:  $|\pm U_{„1“}| > I_{BBs} \cdot 2 \cdot R_{BBs}$ , čia:  $R_{BBs}$  – tetrodų  $1_{1, \dots, n}$  ir  $2_{1, \dots, (n-1)}$ , ir visų kitų tetrodų bazių varžos  $R_{BB}$  tarp atitinkamų jų išvadų vertė, kai bazės srovė  $I_{BB} \geq I_{BBs}$  – vertė, kuriai esant tetrodai persijungia į „atidarytą“ būseną, kurioje jų varža  $R_{KE}$  yra santykinai maža:  $R_{KE} = R_{KEs} \cong 1-10 \Omega$  ir mažiau. Esant šiai sąlygai, atitinkamas tetrodas  $1_i$  ir  $2_{(i-1)}$ , ar jų grupės  $\{1_i, j\}$  ir  $\{2_{(i-1)}, (j-1)\}$ , persijungia į „atidarytą“ būseną, kurioje jų varža  $R_{KEs}$ . Todėl per „atidarytus“ tetrodus  $1_i$  ir  $2_{(i-1)}$  ar jų grupės  $\{1_i, j\}$  ir  $\{2_{(i-1)}, (j-1)\}$  pradeda tekėti atitinkamos srovės:  $I_{KE1}$  – tetrodų  $1_{1, \dots, n}$  kolektoriaus-emiterio

srovė,  $I_{KE 2}$  – tetrodų  $2_{1, \dots, (n-1)}$  kolektoriaus-emiterio srovė. Kai šių srovių vertėms yra tenkinamos būtinos sąlygos:  $I_{KE 1, 2} \cong \mathcal{E}_1 / (R_{BB s} + R_{KE s}) > I_{BB s}$ , čia:  $\mathcal{E}_1$  – pirmojo įtampos šaltinio 7 evj vertė, tai esant šioms sąlygoms, atitinkamas tetrodas  $3_{(j-1)}$  ir  $4_j$ , ar jų grupės  $\{3_{(j-1)}, (j-1)\}$  ir  $\{4_j, j\}$ , persijungia į „atidarytą“ būseną. Todėl per „atidarytą“ tetrodą  $4_j$  ar jų grupės tetrodus  $\{4_j, j\}$  pradeda tekėti srovė  $I_{KE 4} \cong \mathcal{E}_2 / (R_K + R_E)$ , čia:  $R_K$  ir  $R_E$  – kolektorių ir emiterių apkrovos rezistorių  $5_{1, \dots, n}$  ir  $6_{1, \dots, n}$  vertės, ir įrenginio atitinkamų  $n$  skilčių skaitmeninio dvejetainio kodo pagrindiniuose išėjimuose  $10_{0, 1, \dots, (n-1)}$ , bei  $n$  skilčių skaitmeninio dvejetainio kodo papildomuose išėjimuose  $11_{0, 1, \dots, (n-1)}$  yra nuskaitomos dvejetainių kodų  $\{d\}$  ir  $\{d^*\}$  vertės, kurios pradiniu momentu dar neatitinka Grėjaus kodo  $\{g\}$  tikrosios vertės. Tikroji nuskaitomų dvejetainių kodų  $\{d\}$  ir  $\{d^*\}$  vertė nusistovi tada, kai atidarytas tetrodas  $3_{(j-1)}$  ar jų grupės tetrodai  $\{3_{(j-1)}, (j-1)\}$  šunto būdu uždaro atitinkamą tetrodą  $1_{(j-1)}$  ar jų grupę  $\{1_{(j-1)}, (j-1)\}$ , bei tetrodą  $2_{(j-2)}$  ar jų grupę  $\{2_{(j-2)}, (j-2)\}$ .

Palyginus su analogu, pasiūlytas dvejetainis Grėjaus kodo keitiklis pasižymi santykinai paprastesne schema, nes turi tik puslaidininkinius tetrodus, ir todėl jo veika yra spartesnė.

## IŠRADIMO APIBRĖŽTIS

Dvejetainis Grėjaus kodo keitiklis, sudarytas iš  $n$  pagrindinių puslaidininkinių tetrodų, kurių bazių pirmieji išvadai yra sujungti su atitinkamais įrenginio  $n$  skilčių skaitmeniniais Grėjaus kodo įėjimais, pirmos grupės papildomų ( $n - 1$ ) puslaidininkinių tetrodų,  $n$  kolektorių apkrovos rezistorių ir  $n$  emiterių apkrovos rezistorių, dviejų įtampos šaltinių, b e s i s k i r i a n t i s tuo, kad papildomai yra įjungtos antroji grupė papildomų ( $n - 1$ ) puslaidininkinių tetrodų ir trečioji grupė papildomų  $n$  puslaidininkinių tetrodų, kurių bazių pirmieji išvadai yra sujungti su atitinkamais pagrindinių puslaidininkinių tetrodų kolektoriais, o bazių antrieji išvadai – su pirmojo įtampos šaltinio pirmuoju poliumi, kurio antrasis polius yra sujungtas su antrąja „žeme“ – nulinio potencialo antrąja šina, emiteriai yra sujungti su atitinkamų apkrovos rezistorių pirmaisiais išvadais ir įrenginio  $n$  skilčių skaitmeninio dvejetainio kodo papildomais išėjimais, o šių rezistorių antrieji išvadai – su pirmąja „žeme“ – nulinio potencialo pirmąja šina, kuri yra galvaniskai atskirta nuo antrosios šinos, kolektoriai – su atitinkamų apkrovos rezistorių pirmaisiais išvadais ir įrenginio  $n$  skilčių skaitmeninio dvejetainio kodo pagrindiniais išėjimais, o šių rezistorių antrieji išvadai – su antrojo įtampos šaltinio pirmuoju poliumi, kurio antrasis polius yra sujungtas su pirmąja „žeme“, pagrindinių tetrodų, išskyrus pirmojo, bazių antrieji išvadai yra sujungti su atitinkamų pirmosios grupės ( $n - 1$ ) papildomų tetrodų bazių pirmaisiais išvadais, kurių bazių antrieji išvadai yra sujungti su pirmąja „žeme“, kolektoriai – su pirmojo įtampos šaltinio „neįžemintu“ poliumi, o emiteriai – su antrosios grupės ( $n - 1$ ) papildomų tetrodų bazių antraisiais išvadais, kurių bazių pirmieji išvadai yra sujungti su antrąja „žeme“, kolektoriai – su atitinkamais įrenginio  $n$  skilčių skaitmeniniais Grėjaus kodo įėjimais, o emiteriai – su pirmąja „žeme“.

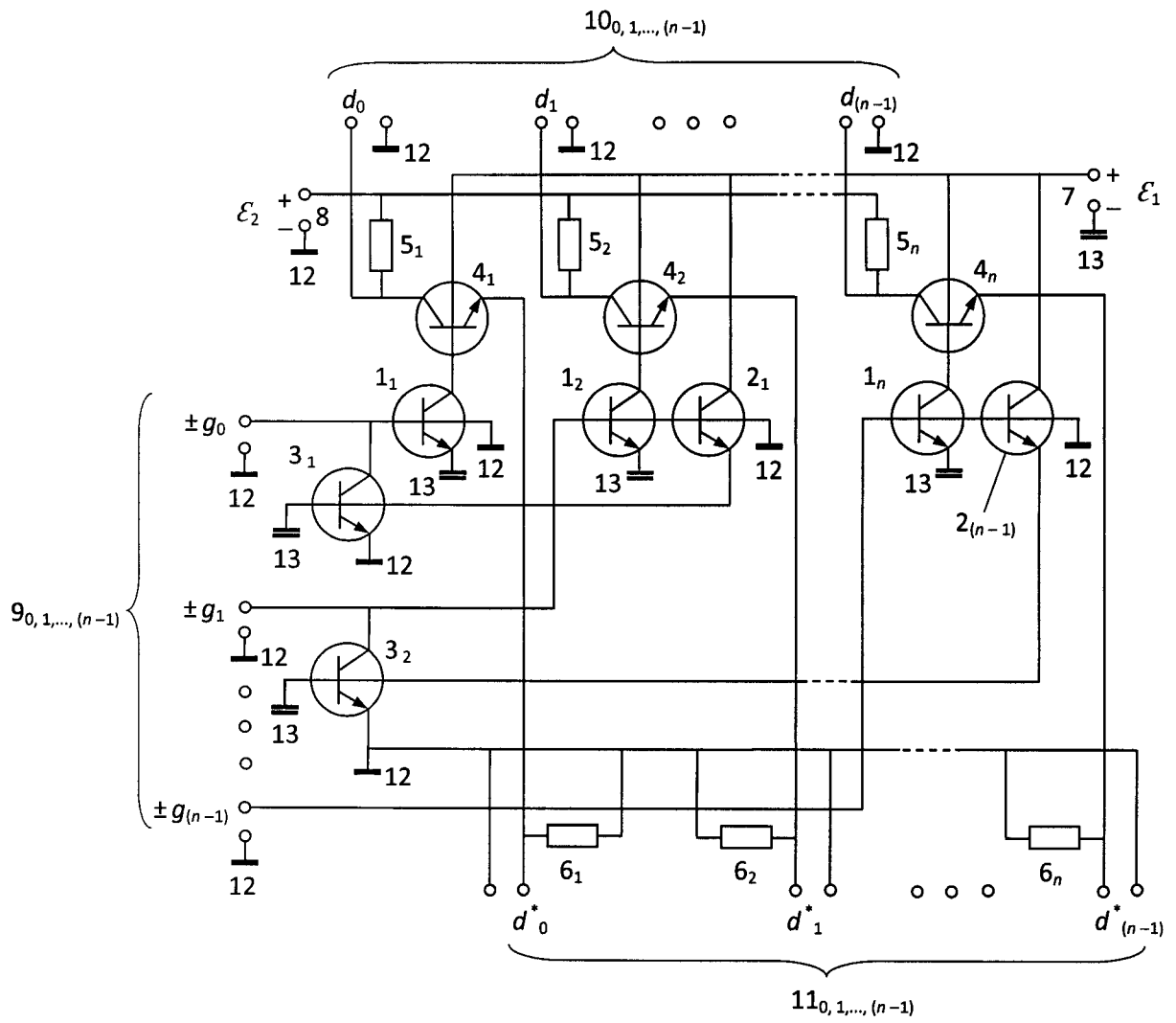


Fig. 1